Минобрнауки России

Федеральное государственное бюджетное образовательное учреждение

высшего образования

**«Оренбургский государственный университет»**

Кафедра промышленной электроники и информационно-измерительной техники

**Методические указания**

для обучающихся по освоению дисциплины

*« Б1.Д.В.10 Основы автоматизации проектирования радиоэлектронной аппаратуры»*

Уровень высшего образования

БАКАЛАВРИАТ

Направление подготовки

*11.03.04 Электроника и наноэлектроника*

(код и наименование направления подготовки)

*Промышленная электроника*

(наименование направленности (профиля) образовательной программы)

Квалификация

*Бакалавр*

Форма обучения

*Очная*

Год набора 2023

Составитель \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ А.В. Хлуденев

Методические указания рассмотрены и одобрены на заседании кафедры промышленной электроники и информационно-измерительной техники

Заведующий кафедрой ПЭиИИТ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ О.В. Худорожков

Методические указания являются приложением к рабочей программе дисциплины «Основы автоматизации проектирования радиоэлектронной аппаратуры», зарегистрированной в ЦИТ под учетным номером \_\_\_\_\_\_\_\_\_\_.

**1 Общие положения**

Дисциплина относится обязательным дисциплинам (модулям) вариативной части блока Д «Дисциплины (модули)». Изучается в 7 и 8 семестрах.

В результате изучения дисциплины студент должен:

**Знать:** принципы автоматизированного проектирования и конструирования отдельных аналоговых и цифровых блоков электронных устройств.

**Уметь:** проводить оценочные расчеты характеристик аналоговых и цифровых электронных устройств средствами САПР.

**Владеть:** навыками разработки принципиальных и функциональных электрических схем и конструкций аналоговых и цифровых устройств в среде САПР.

Достижение планируемых результатов обучения обеспечивается добросовестным отношением обучающегося к изучению теоретического материала дисциплины с использованием материала лекций и рекомендованной литературы, ознакомлением с рекомендованными периодическими изданиями, своевременным выполнением заданий на практических занятиях, а также выполнением и защитой курсового проекта.

**2 Общие методические рекомендации**

Контроль достижения планируемых результатов обучения обеспечивается использованием оценочных средств, представленных в «Фонде оценочных средств …» (приложение к рабочей программе дисциплины), в учебном процессе во время занятий по расписанию, а также во время промежуточной аттестации.

**2.1 Теоретический материал, изучаемый при освоении дисциплины**

**Раздел 1 Основы теории САПР**

Задачи проектирования РЭА. Принципы проектирования сложных технических объектов. Составные части процесса проектирования. Типовые маршруты проектирования и проектные процедуры.

Уровни автоматизации проектирования (АП). Комплекс средств АП. Подходы к решению задач анализа, структурного и параметрического синтеза при АП. Математические модели объектов проектирования.

**Раздел 2 Функционально-логическое проектирование цифровых РЭУ**

Задачи и маршруты функционально-логического проектирования цифровой РЭА. Подходы к решению задач синтеза и анализа. Математические модели функционально-логического уровня. Задачи, методы и алгоритмы логического анализа. Методы обнаружения логических состязаний. Методы и алгоритмы синтеза комбинационных и последовательностных цифровых устройств. HDL-языки. Логические компиляторы. Методы синтеза и анализа тестов.

**Раздел 3 Функциональное и схемотехническое проектирование аналоговых РЭУ**

Задачи и маршрут функционального проектирования аналоговых РЭУ. Модели аналоговых РЭУ функционального уровня. Задачи и маршрут схемотехнического проектирования. Подходы к решению задач синтеза схемных решений. Модели электронных схем схемотехнического уровня. Методы одновариантного и многовариантного анализа электронных схем на схемотехническом уровне. Параметрическая оптимизация в задачах схемотехнического проектирования: формализация, критерии оптимальности, методы одномерного и многомерного поиска экстремума.

Оптимизация допусков и технических требований: формализация и методы решения.

**Раздел 4 Конструкторское проектирование**

Задачи и маршрут конструкторского проектирования РЭА. Подходы к решению задач синтеза и анализа. Компоновка, размещение, трассировка: математические модели, методы и алгоритмы решения задач. Анализ и верификация результатов конструкторского проектирования. Автоматизация технологической подготовки производства.

**Вопросы, изучаемые самостоятельно с использованием рекомендуемой литературы:**

**Раздел 1 Основы теории САПР**

Структура комплекс средств OrCAD PCB Design. Программное и информационное обеспечение OrCAD PCB Design. Математические модели PSpice AD.

**Раздел 2 Функционально-логическое проектирование цифровых РЭУ**

Библиотеки элементов 74xx. Модели элементов 74xx.

**Раздел 3 Функциональное и схемотехническое проектирование аналоговых РЭУ**

Библиотеки элементов ABM и Analog. PSpice модели элементов библиотек ABM и Analog.

**Раздел 4 Конструкторское проектирование**

Средства PCB Editor. Средства формирования футпринтов.

**Контроль усвоения** изученного теоретического материала осуществляется методом опроса на практических занятиях, а также методом **тестирования**. Объем (тематику) проверяемого при тестировании материала и дату проведения тестирования определяет ведущий преподаватель.

**Рекомендуемая литература**:

Норенков И.П. Основы автоматизированного проектирования [Текст]: учеб. для вузов / И. П. Норенков.- 2-е изд., перераб. и доп. - М. : МГТУ им. Н.Э. Баумана, 2002. - 336 с. : ил. - (Информатика в техническом университете). - Библиогр.: с. 324-334. - ISBN 5-7038-2090-1.

Автоматизация проектирования радиоэлектронных средств [Текст] : учеб. пособие для вузов / под ред. О. В. Алексеева. - М. : Высш. шк., 2000. - 479 с. : ил. - Библиогр.: с. 473-475. - ISBN 5-06-002691-4.

Хлуденев, А. В. САПР устройств промышленной электроники [Текст] : учеб. пособие для вузов / А. В. Хлуденев. - Оренбург : ГОУ ОГУ, 2001. - 115 с.

Головицына, М. В. Проектирование радиоэлектронных средств на основе современных информационных технологий [Текст] : учебное пособие для студентов высших учебных заведений, обучающихся по специальности 210201 "Проектирование и технология радиоэлектронных средств", направления 210200 "Проектирование и технология электронных средств" / М. В. Головицына. - Москва : БИНОМ. Лаборатория знаний, 2018. - 503 с. : ил. - (Основы информационных технологий). - Библиогр.: с. 476-478. - Предм. указ.: с. 481-503. - ISBN 978-5-9963-0463-9.

**2.2 Практикум**

С целью выработки умений использовать средства автоматизации проектирования радио-электронных средств предусмотрено выполнение студентами заданий на практических занятиях и выполнение лабораторных работ. Тематика лабораторных работ направлена на выполнение типовых проектных процедур на различных этапах проектирования с активным использованием средств автоматизации. Тематика практических занятий и лабораторных работ приведена в рабочей программе дисциплины. Лабораторные работы студенты выполняют под руководством преподавателя с использованием методических рекомендаций (приложение А).

По каждой лабораторной работе необходимо формировать отчет, содержание которого определяется методическими указаниями. Отчет оформляется в соответствии с требованиями СТО 02069024.101–2015.

Во время защиты отчета по лабораторной работе необходимо пояснить специфику решенных проектных задач синтеза и анализа, использованные типовые подходы к их выполнению и использованные средства автоматизации проектирования, показать умение анализировать полученные результаты, быть готовым ответить на контрольные вопросы по теме работы.

Практические задания студенты выполняют под руководством преподавателя с использованием методических рекомендаций, которые приведены в приложении Б.

**2.3 Курсовое проектирование**

Целью выполнения курсового проекта является закрепление практических навыков самостоятельного выполнения маршрута проектирования, решения типовых проектных задач, развитие творческих способностей и овладение средствами автоматизации проектирования электронных устройств на этапах функционально-логического, схемотехнического и конструкторского проектирования.

Темой проекта является проектирование частотно-избирательного фильтра (по вариантам). Студент должен, применяя блочно-иерархический подход и другие принципы проектирования сложных технических объектов, сформировать и выполнить сквозной маршрут проектирования заданного объекта, включающий создание всех предусмотренных заданием и необходимых промежуточных описаний объекта. Формальные проектные операции и процедуры должны быть выполнены с использованием средств САПР в автоматическом или интерактивном режиме. Корректность полученных проектных решений и выполнение всех требований задания должны быть подтверждены результатами анализа определяющих характеристик.

Над курсовым проектом студенты работают самостоятельно – в свободное от занятий время. Возникающие в процессе работы вопросы студенты могут решать в часы консультаций с руководителем проекта. При выполнении курсового проекта руководствоваться методическими рекомендациями (приложение В).

Срок сдачи преподавателю законченного курсового проекта на проверку – за 1 – 3 дня до защиты. Защита курсового проекта – 18 учебная неделя (согласно расписанию).

**Приложение А**

**Методические рекомендации к выполнению лабораторных работ**

**1 Формирование библиотек элементов**

**1.1 Краткие сведения из теории**

Цель занятия - получить практические навыки работы с графическими средствами для автоматизированного формирования библиотек элементов.

В соответствии с ГОСТ 2.701-84 к основным конструкторским документам относятся электрические схемы, на которых в виде условных изображений или обозначений показываются составные части изделия и связи между ними.

ГОСТ 2.743-91 и 2.759-82 определяют соответственно условные графические обозначения (УГО) элементов цифровой и аналоговой техники.

Формирование библиотек элементов выполняется в интерактивном режиме в среде специальных графических редакторов, ориентированных на решение этой задачи. Примером схемного редактора является программа OrCAD Capture [1]. Кроме того, OrCAD Capture служит управляющей оболочкой, из которой можно запускать другие программы системы OrCAD.

Библиотеки схемных элементов содержат информацию о геометрической форме, размерах УГО элементов электронных схем, а также дополнительную информацию об имени, номерах и типе каждого их вывода. Информация о схемных элементах хранится в библиотечных файлах \*.olb.

Библиотеки (файлы \*.olb) программы OrCAD Capture содержат более 30 тысяч элементов. Однако не все из них имеют УГО, соответствующие отечественным стандартам. Поэтому часто возникает необходимость редактировать УГО элементов и лишь иногда - пополнять библиотеки новыми элементами.

В среде OrCAD Capture возможно создавать символы компонентов и затем помещать их в существующие или новые библиотеки. Для создания нового символа создается новая или открывается существующая библиотека и затем выбирается команда **Design>New>Part.** Для редактирования символа компонента открывается существующая библиотека по команде **File>Open>Library.** После нажатия на значок «+» на строке с именем библиотеки выводится ее каталог. Приступить к редактированию выбранного элемента можно двойным щелчком курсора.

Чтобы привести элемент библиотеки в соответствие требованиям отечественных стандартов, достаточно выполнить редактирование их УГО, сохраняя при этом информацию о структуре и компоновке элемента. В работе рассматривается задача редактирования элементов библиотеки 7400.olb. В этой библиотеке приведены интегральные схемы (ИС) серии SN74, полным аналогом которых являются ИС серии К155 отечественного производства. Соответствие некоторых ИС серий SN74 и К155 приведено в таблице 1.1

Таблица 1.1

|  |  |  |
| --- | --- | --- |
| Серия SN74 | Серия К155 | Функция |
| 7400 | К155ЛА3 | ЧЕТЫРЕ "2И-НЕ" |
| 7401 | К155ЛА8 | ЧЕТЫРЕ "2И-НЕ" О.К. |
| 7402 | К155ЛЕ1 | ЧЕТЫРЕ "2ИЛИ-НЕ" |
| 7403 | K155ЛА9 | ЧЕТЫРЕ "2И-НЕ" О.К. |
| 7404 | К155ЛН1 | ШЕСТЬ ИНВЕРТОРОВ |
| 7405 | К155ЛН2 | ШЕСТЬ ИНВЕРТОРОВ С О.К. |
| 7406 | K155ЛН3 | ШЕСТЬ ИНВЕРТОРОВ С О.К. |
| 7408 | К155ЛИ1 | ЧЕТЫРЕ "2И" |
| 7410 | К155ЛА4 | ТРИ "3И-НЕ" |
| 7412 | K155ЛА10 | ТРИ "3И-НЕ" С О.К. |
| 7420 | K155ЛА1 | ДВА "4И-НЕ" |
| 7422 | К155ЛА7 | ДВА "4И-НЕ" С О.К. |
| 7425 | K155ЛЕ3 | ДВА "4ИЛИ-НЕ" СТРОБ. |
| 7427 | К155ЛЕ4 | ТРИ "3ИЛИ-НЕ" |
| 7430 | K155ЛА2 | ОДИН "8И-НЕ" |
| 7432 | К155ЛЛ1 | ЧЕТЫРЕ "2ИЛИ" |
| 7472 | K155ТВ1 | ТРИГГЕР "J-K" |
| 7474 | K155ТМ2 | ДВА D-ТРИГГЕРА |

**1.2 Описание последовательности выполнения задания**

Определить аналог заданной ИС из состава серии SN74.

Открыть библиотеку 7400.olb командой **File>Open>Library.**

Открыть окно редактирования символа выбранного компонента.

Удалить существующие элементы изображения УГО командой **Edit>Delete**. При этом штрих-пунктирный прямоугольник будет ограничивать габариты УГО символа. Размеры этого прямоугольника при необходимости можно изменить «буксировкой» его углов. Выводы компонента будут размещены вне этого прямоугольника, соприкасаясь с ним.

Сформировать новое изображение УГО командой **Place** из следующих элементов: Rectangle (прямоугольник), Line (линия), Ellipce (эллипс, окружность), Arc (дуга), Text (текст), IЕЕЕ Symbols (специальные символы).

Отечественные стандарты допускают упрощенное изображение цепей питания интегральных схем, при этом выводы питания и «земли» удобно сделать невидимыми (нулевой длины). Для этого двойным щелчком следует выделить редактируемый вывод и в открывшейся панели изменить значение параметра Shape на Zero Length.

Выполнить редактирование свойств компонента командой **Options> Package Properties**. В диалоговом окне этой команды содержатся следующие данные:

- Name — имя символа;

- Part Reference Prefix — префикс позиционного обозначения (следует привести в соответствие отечественным стандартам, например, R - для резистора, С - для конденсатора, DA - для аналоговой ИС, DD - для цифровой ИС и т.п.);

- РСВ Footprint — тип корпуса компонента;

- Create Convert View — необходимость создания преобразованного изображения символа;

- Parts per Package — общее количество секций в корпусе компонента;

- Homogeneouse или Heterogeneouse — выбор между компонентами с секциями одинакового или разного типа;

- Alphabetic или Numeric — выбор между обозначениями секций многосекционных компонентов буквами латинского алфавита, например DD1A, DD1B, DD1C и т.д. или цифрами, например DD1-1, DD1-2, DD1-3 (следует выбрать второй вариант);

- Part Aliases — определение псевдонимов символов (например, компоненту 7400 можно присвоить псевдоним LA3 или K155LA3);

- Attach Implementation — подключение модели PSpice;

- Pin Numbers Visible — отображение на схеме номеров выводов.

Выполнить просмотр изображений всех секций многосекционного компонента по команде **View>Package**,при необходимости перейти к редактированию отдельной секции щелчком курсора.

Представить полученные результаты преподавателю на проверку.

Закрыть окно редактирования, подтвердив сохранение внесенных изменений Save changes to Part.

Закрыть библиотеку 7400.olb, подтвердив сохранение внесенных изменений.

**1.3 Контрольные вопросы**

1.3.1 Какие функции выполняет редактор схем при автоматизированном проектировании электронных устройств?

1.3.2 Для каких целей используются библиотеки схемных элементов?

1.3.3 Какая информация о схемных элементах заносится в библиотеку?

1.3.4 Перечислите основные команды OrCAD Capture при редактировании библиотек элементов и поясните их назначение.

**2 Формирование схем**

**2.1 Краткие сведения из теории**

Цель занятия - получить практические навыки работы с графическими средствами для автоматизированного формирования электрических схем.

В соответствии с ГОСТ 2.701-84 к основным конструкторским документам относятся электрические схемы, на которых в виде условных изображений или обозначений показываются составные части изделия и связи между ними.

Электрическая ***структурная*** схема определяет основные функциональные части изделия (элементы, устройства, функциональные группы), их назначение и связи. ***Функциональная*** схема - служит для разъяснения определенных процессов, протекающих в отдельных функциональных цепях изделия или в изделии в целом, на ней обычно не указываются элементы и связи, не влияющие на принципы функционирования устройства: соединители, цепи коррекции, питания и т.д. Эти схемы используются при изучении принципов работы изделий, при их наладке, контроле и ремонте.

***Принципиальная*** схема определяет полный состав элементов и связи между ними и, как правило, дает детальное представление о принципах работы изделия. Она служит основанием для разработки других конструкторских документов, в том числе, чертежей конструктивов. Принципиальная схема используется также при наладке, контроле и ремонте устройства. На ней изображаются все электрические элементы и устройства, необходимые для осуществления контроля в изделии заданных электрических процессов, все электрические связи между ними, а также элементы (соединители, зажимы и т.п.), которы­ми заканчиваются входные и выходные цепи.

Общие требования к выполнению схем вручную и автоматизированным способом регламентируются ГОСТ 2.301-68 и ГОСТ 2.004-79. ГОСТ 2.702-75 определяет правила выполнения электрических схем изделий всех отраслей промышленности и энергетических сооружений. Формирование электрических схем радиоэлектронных устройств (РЭУ) выполняется в интерактивном режиме в среде специальных графических редакторов, ориентированных на решение этой задачи. Примером схемного редактора является программа OrCAD Capture [1]. Кроме того, OrCAD Capture служит управляющей оболочкой, из которой можно запускать другие программы системы OrCAD. Он позволяет выполнять в интерактивном режиме значительную часть проектных процедур структурного синтеза на функциональном и схемотехническом иерархических уровнях. Сформированные схемы можно вывести на графопостроитель или принтер для получения конструкторской документации.

В верхней части окна OrCAD Capture находится выпадающее меню, а немного ниже — панель инструментов, на которой размещены кнопки команд. Проектирование новой схемы начинается с создания нового проекта. Для этого надо выполнить команду **File>New>Project** или щелкнуть на кнопке Create document, расположенной на панели инструментов. На экране появится диалоговая панель New Project, в которой надо задать имя проекта (верхнее поле), например PR1, выбрать тип проекта и определить, где он будет располагаться на жестком диске (нижнее поле). Можно указать для проекта несуществующую папку — OrCAD Capture создаст ее автоматически.

В OrCAD определены четыре типа проектов — это видно на диалоговой панели New Project. Выберем проект типа Analog or Mixed-Signal Wizard. Этот тип проекта рекомендуется для решения основных задач курса, когда сформированные схемы необходимо моделировать на функциональном и схемотехническом уровнях с помощью программы Pspice A/D.

В начале создания проекта предусмотрена загрузка прототипа при выборе в диалоговом окне опции Create based upon an existing project. Рекомендуется выбрать опцию Create a blank project, при этом создается стандартный проект простой структуры, допускающий возможность моделирования схемы с помощью программы Pspice A/D.

После нажатия кнопки «OK» загружается менеджер проекта с заданным именем (PR1). Проект имеет папки Design Resources, Outputs и PSpice Resources. Папка Design Resources содержит проект схемы PR1.dsn и папку библиотек схемных элементов Library. Чтобы открыть проект схемы необходимо щелкнуть по значку “+”. Он содержит папку SCHEMATIC1, в которой находится страница схемы: PAGE1. Эти имена легко изменить в менеджере проекта, щелкнув правой кнопкой мыши на неугодном имени и указав в открывшемся контекстном меню команду **Rename**.Проект схемы также содержит папку Design Cache (кэш проекта).

Чтобы открыть страницу схемы необходимо дважды по ней щелкнуть. При этом в окне OrCAD Capture в левой части будет расположен менеджер проекта, а правую часть занимать окно схемы. Обратите внимание: содержимое меню команд зависит от того, какое из названных окон активно.

Активизируя окно схемы, переведем редактор в режим формирования схемы. При этом появится палитра инструментов Tool Palette, с помощью которой проектируется схема. По умолчанию панель Tool Palette располагается вертикально в правой части экрана и дублирует команды меню **Place**. Наиболее часто используемые кнопки расположены в верхней части панели. Для выполнения работы достаточно использовать кнопки:

- **Select** - для переключения курсора мыши в режим выбора (выделения) объектов схемы (элементов, цепей, имен и т. п.);

- **Place Part** - позволяет размещать элементы схемы;

- **Place wire** - для соединения элементов проводниками (цепями);

- **Place junction** - для электрического соединения пересекающихся проводников (цепей);

- **Place Gnd** - для размещения «земли»;

- **Place Power** - для размещения элементов питания;

- **Place net alias** – для ввода имен проводников (цепей).

Для более сложных схем, в том числе имеющих иерархическую структуру, необходимо дополнительно использовать кнопки:

- **Place bus** - для размещения линий групповой связи (шин);

- **Place bus entry** - для соединения проводников с «жилами» шины;

- **Place hierarchical block** -для размещения иерархических блоков;

- **Place pin** - для размещения выводов иерархического блока;

- **Place no connect** - для отметки незадействованных выводов элементов.

Формирование схемы рекомендуется выполнять в следующей последовательности:

- разместить элементы (**Place Part** и **Place Gnd**, **Place Power**);

- соединить их выводы между собой (**Place wire**);

- при необходимости задать имена цепей (**Place net alias**).

Щелкнем на пиктограмме **Place Part** (разместить элемент). Появится диалоговая панель с одноименным названием, на которой видны имена подключенных к проекту библиотек (левое нижнее окно) и список имеющихся в них элементов. Справа находится кнопка Add Library, нажатие которой позволяет добавить выбранную библиотеку. Для выполнения задания рекомендуется использовать библиотеки из папки ..Capture\Library\PSpice:

- analog.olb – базовая библиотека аналоговых элементов;

- sourse.olb – библиотека источников сигналов;

- sourcstm.olb –библиотека источников сигналов Stimulus Editor;

- 7400 – библиотека ИС серии SN74;

- bipolar.olb – библиотека биполярных транзисторов.

Щелкните на любом имени элемента, и его условное графическое изображение (УГО) появится в правом нижнем окне. О функции элемента можно судить по его имени или УГО.

Выделим компонент R (резистор) из библиотеки analog.olb. Нажмем кнопку OK и укажем в окне схемы желаемое место. Чтобы зафиксировать положение элемента, щелкнем левой кнопкой мыши. Обратите внимание: рядом с УГО появилось имя R1 — это позиционное обозначение компонента. Переместим курсор в другое место и опять нажмем левую кнопку. На экране появится еще один такой же элемент с именем R2. Таким образом, можно размещать сколько угодно копий, пока Вы не нажмете клавишу [Esc] или правую кнопку мыши, исполнив затем команду **End Mode** в открывшемся контекстном меню. Есть еще один способ снять активность текущей команды — переместить курсор мыши на пиктограмму **Select** и щелкнуть левой кнопкой.

Чтобы удалить ненужный элемент подведем курсор к нему и выделим его щелчком мыши. Выделенный элемент помечается красным цветом. Нажмем клавишу Del, и элемент исчезнет с экрана. Как размещаемые, так и уже размещенные можно вращать и зеркально отображать. Для этого нажатием правой кнопки мыши активизируется панель с командами **Rotate**, **Mirror Vertically**, **Mirror Horizottally**.

Размещенные резисторы имеют одинаковые значения параметра Value = 1K (сопротивление 1 кОм). Чтобы изменить значения этого параметра, необходимо дважды щелкнуть по нему.

Аналогичным образом выполняется размещение всех элементов схемы. УГО общей точки схемы («земли») размещаются аналогично командой **Place Ground** – необходимо использовать элемент «0» из библиотеки sourse.olb, УГО питания схемы – командой **Place Power** (элемент VCC из библиотеки Capsym). Чтобы получить законченную схему, размещенные элементы необходимо соединить проводниками. Для этого надо щелкнуть на пиктограмме **Place wire** (разместить проводник). Обратите внимание: курсор мыши изменил свою форму, теперь он похож на небольшое перекрестие. Выполним все необходимые соединения, нажимая левую кнопку мыши для обозначения начала и конца каждого проводника.

Чтобы нарисовать сложную цепь, неоднократно меняющую направление, необходимо в точках излома фиксировать уже нарисованную часть проводника щелчком левой кнопки мыши. Чтобы закончить рисование цепи, надо нажать правую кнопку мыши, а затем исполнить команду **End Wire** либо произвести двойной щелчок в точке, где заканчивается проводник. При постоянно нажатой кнопке мыши рисование цепи прекращается, если кнопку отпустить при достижении вывода элемента. При этом активность команды не снимается. Чтобы закончить процесс рисования проводников надо нажать клавишу [Esc] или щелкнуть на пиктограмме **Select** (или выбрать новую команду).

Линии связи и выводы элементов схемы допускается соединять между собой только встык, без наложения. Визуальный контроль подключения цепи к контакту весьма прост: свободный вывод компонента заканчивается небольшим квадратиком, который исчезает, если произошло соединение. И наоборот, если проводник подключается к другой цепи, то в точке их соприкосновения появляется так называемое Junction-соединение (довольно жирная точка малинового цвета). Добавим, что если проводники соприкасаются своими концами, то создаваемый электрический контакт не порождает Junction-соединения.

Заканчивая проектирование схемы, можно назначить имена входным, выходным и другим цепям. Щелкнем на пиктограмме **Place net alias** - откроется панель Place Net Alias, используемая для задания имени цепи. Введем с клавиатуры имя, например In, и нажмем кнопку OK. Теперь надо указать, для какой цепи это имя предназначено. По этой причине габаритный прямоугольник, привязанный к курсору мыши и показывающий размеры имени, необходимо «прижать» непосредственно к той цепи, которую мы именуем.

Эту операцию необходимо проделать для всех шин и их ответвлений. Другие цепи можно не именовать. В этом случае они получат системные имена, которые им присвоил графический редактор (неудобные для визуального восприятия). Поэтому рекомендуется именовать также цепи, сигналы которых представляют интерес при моделировании схемы.

Проверка правильности схемы выполняется по команде **Tools>Design Rules Check** (DRC), при этом формируется отчет (файл с расширением .drc), в который помешаются сообщения о всех обнаруженных ошибках и нарушениях.

**2.2 Описание последовательности выполнения задания**

Создать новый проект командой **File\New\Project**.

Открыть страницу Page 1.

Установить требуемые для работы параметры страницы командой **Options\Design Template** (закладка Page Size).

Разместить на странице элементы схемы командой **Place\Part.**

При необходимости разместить на странице элементы «земли» и питания командами **Place Ground, Place Power**.

Соединить проводниками выводы элементов командой **Place wire.**

При необходимости выполнить редактирование позиционных обозначений и параметров схемных элементов.

Назначить имена входным и выходным цепям командой **Place net alias.**

Записать сформированный проект командой **File>Save**;

Выполнить проверку правил выполнения схем командой **Tools>Design Rules Check**. Если были выявлены грубые ошибки, устранить их и повторно выполнить проверку.

Представить полученные результаты преподавателю на проверку.

Закрыть окно редактирования, подтвердив сохранение внесенных изменений.

**2.3 Контрольные вопросы**

Какие функции выполняет редактор схем при автоматизированном проектировании электронных устройств?

Перечислите основные типы электрических схем, назовите их назначение и основные правила построения.

Из каких основных элементов формируется изображение схемы?

Перечислите основные команды OrCAD Capture и поясните их назначение.

**3 Логическая верификация**

**3.1 Краткие сведения из теории**

Цель занятия - получить практические навыки решения типовых задач анализа цифровых РЭУ на этапе функционально-логического проектирования.

Методы и средства функционально-логического моделирования позволяют эффективно решать основные задачи анализа цифровых РЭУ: логическую и временную верификацию. Логическая верификация направлена на выявление соответствия работы цифрового РЭУ заданному алгоритму функционирования. Временная верификация направлена на оценку быстродействия и выявление рисков сбоя.

Чтобы выполнить логическую верификацию, необходимо определить установившиеся значения выходных сигналов (выходные наборы) для всех заданных комбинаций входных сигналов (входных наборов). Промежуточные значения сигналов, формируемые во время переходных процессов, во внимание не принимаются. Если все полученные значения совпадают с заданными, то это позволяет сделать вывод о правильности синтеза цифрового РЭУ. Выявленные отличия свидетельствует о допущенных ошибках при синтезе.

Упорядоченную последовательность входных наборов называют тестом. Для цифровых РЭУ комбинационного типа последовательность поступления входных наборов не имеет значения. Для цифровых РЭУ последовательностного типа (автоматов с памятью) значения выходных сигналов зависят не только от текущих значений входных сигналов, но и от состояния элементов памяти до выполнения перехода. Поэтому порядок следования входных наборов должен удовлетворять условию: исходное состояние элементов памяти в текущем варианте моделирования должно совпадать с результирующим состоянием, рассчитанным для предыдущего варианта моделирования.

Длительность формирования каждого из входных наборов определяется по условию завершения переходных процессов между последовательными изменениями входных сигналов.

Для временной верификации выполняют анализ характера переходных процессов при переключении элементов цифрового РЭУ. В качестве оценки быстродействия цифровых РЭУ комбинационного типа используют:

*tзр = max tзр ij ,* (3.1)

*j=1,m; i=1,n*

где *tзр ij*- задержка распространения сигнала от *i–*го входа до *j-*го выхода. Величину *tзр*  определяют как задержку фронта выходного сигнала *yj* относительного вызвавшего его фронта входного сигнала *xi* .

**3.2 Описание последовательности выполнения задания**

Активизировать окно программы OrCAD Capture. Открыть проект \CAD\LR3\Vd<n> командой **File>Open>Project**, где <n> - номер варианта. Открыть в менеджере проекта схему цифрового РЭУ SCHEMATIC1: PAGE1.

Сформировать тест для логической верификации. Запустить программу PSpice Stimulus Editor. Выполнить команду **File>New**.

Последовательно выполнить формирование цифровых сигналов командой **Stimulus>New**,для этого в открывшейся панели выбрать тип сигнала (Signal) и в строке Name указать его имя, которое должно совпадать с обозначенным на схеме (значение параметра Implementation соответствующего элемента DigStim1).

При необходимости выполнить редактирование цифровых сигналов, для этого активировать клавишу Add a new point or Transition to a Stimulus (при этом курсор примет вид карандаша), подвести курсор к графику сигнала, где необходимо поставить переход (изменить его значение), и нажать левую кнопку мыши. После завершения расстановки переходов нажать правую кнопку мыши (при этом курсор примет обычный вид). При необходимости предварительно выделенный переход (нажатием левой кнопки мыши) можно удалить командой **Edit>Delet** или “отбуксировать” при нажатой левой клавиши мыши.

Сохранить файл сигналов командой **File>Save As**, назначив имя Vd<n>, где <n> - номер варианта. Завершить работу с программой Stimulus Editor.

Активизировать окно программы OrCAD Capture. Выполнить редактирование профиля моделирования командой **PSpice>Edit Simulation Profile** для моделирования цифрового устройства, для этого на закладке Analysis:

- задать вид анализа (Analysis type) – Time Domain (Transient);

- задать значение времени моделирования Run to time;

- на закладке Stimulus выбрать нажатием на кнопку Browse и подключить к проекту файл сигналов нажатием на кнопку Add to Design, закрыть окно редактирования нажатием кнопки OK.

Выполнить моделирование цифрового РЭУ командой **PSpice>Run**.

Вывести на экран временные диаграммы входных и выходных сигналов, для этого командой **Trace>Add Trace** открыть окно Add Trace и выбрать соответствующие сигналы, подтвердить выбор нажатием клавиши ОК. Зарисовать временные диаграммы в отчет. Определить задержки. Удалить диаграммы командой **Trace>Delete All Traces**. Сделать вывод о соответствии работы схемы алгоритму функционирования.

**3.3 Оформление отчета**

Отчет должен содержать:

- обоснование теста, временные диаграммы входных и выходных сигналов цифрового РЭУ;

- анализ результатов моделирования (вывод о правильности работы РЭУ и значения задержек).

**3.4 Контрольные вопросы**

Перечислите задачи анализа цифровых РЭУ. Кратко сформулируйте их содержание.

Как сформировать тест для логической верификации цифровых РЭУ комбинационного и последовательностного типа?

Как можно оценить задержки распространения сигналов в цифровых РЭУ?

**4 Анализ рисков сбоя**

**4.1 Краткие сведения из теории**

Задержки сигналов в элементах и линиях связи цифровых РЭУ существенно влияют на их функционирование. Задержки в комбинационных схемах (КС) не только ограничивают быстродействие, но могут также приводить к появлению на их выходах временно существующих ложных значений сигналов. Со временем они исчезают, но являются опасными, если выход КС связан с входом триггера. В этом случае воздействие ложного сигнала может изменить состояние триггера и привести к ошибке, не исчезающей со временем.

Реальные значения задержек определяются большим числом факторов (емкость нагрузки логических элементов, электрические параметры линий связи и т.д.), поэтому появление ложных сигналов на выходах КС можно рассматривать как случайные события, которые называют рисками сбоя. Различают статические и динамические риски сбоя. Статические риски сбоя возникают, когда выходной сигнал по логике работы должен оставаться неизменным, но происходит его кратковременное изменение типа 1-0-1 (статический 1-риск сбоя) или типа 0-1-0 (статический 0-риск сбоя). Динамические риски сбоя возникают, когда вместо предусмотренного однократного изменения уровня выходного сигнала 0-1 или 1-0 происходят многократные изменения 0-1-0-1 или 1-0-1-0.

На рисунке 4.1 приведена КС, выход которой подключен к асинхронному RS-триггеру. КС реализует функцию

*‾ s =‾ x1 ⋅ x3 + x1⋅ x2* . (4.2)

При *x2=1, x3=1*

*‾ s =‾ x1 + x1* , (4.3)

и по законам алгебры логики *‾ s = 1.* Однако изменения сигнала *x1* распространяются по двум путям с соответствующими задержками:

* через элемент DD2;
* через элементы DD1, DD3,

и на входы элемента DD4 эти изменения приходят не одновременно. На выходе DD4 кратковременно формируется ложное значение сигнала, которое может вызвать ложное срабатывание триггера.

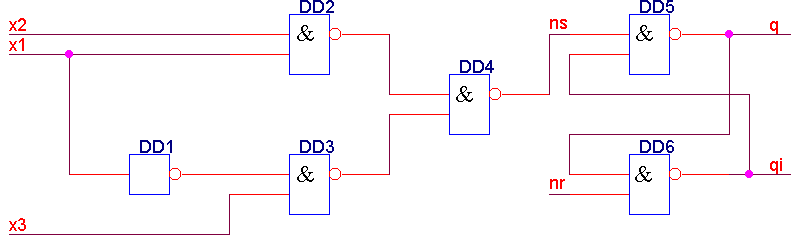


Рисунок 4.1

В подобных случаях для устранения статических рисков сбоя в КС можно при минимизации исходной функции склеивать все соседние группы клеток карты Карно, как показано на рисунке 4.2. В результате получим

*‾ s =‾ x1 ⋅ x3 + x1⋅ x2 + x2⋅ x3*. (4.4)

При *x2=1, x3=1*

*‾ s =‾ x1 + x1 + 1 = 1.*  (4.5)

Построенные таким образом КС называются свободными от состязаний.

*x3 x2*

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| *x1* | 00 | 01 | 11 | 10 |
| 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 1 | 0 |

Рисунок 4.2

Если риск сбоя возникает в результате разновременности изменений (состязания) входных сигналов КС, то данный прием неэффективен (подумайте почему).

Эффективный прием борьбы с критическими состязаниями - синхронизация, с помощью которой запись данных в триггеры разрешается внешним сигналом *CLK* только в определенные моменты времени после завершения переходных процессов на входах данных. При использовании триггеров, синхронизируемых фронтом, данные не должны изменяться на интервалах предустановки tSU и удержания tH относительно активного фронта сигнала *CLK*.

**4.2 Описание последовательности выполнения задания**

Открыть проект \CAD\LR4\Risk1. Открыть в менеджере проекта схему цифрового РЭУ SCHEMATIC1: PAGE1.

Сформировать тест для исследования рисков сбоя. Запустить программу PSpice Stimulus Editor. Сформировать модели сигналов *x1* и*‾ r* , которые обеспечивают сброс триггера, затем изменение *x1*  0-1, а затем 1-0. Сохранить файл сигналов. Завершить работу с программой Stimulus Editor.

Активизировать окно программы OrCAD Capture. Выполнить редактирование профиля моделирования. Выполнить моделирование цифрового РЭУ.

Вывести на экран временные диаграммы сигнала *x1*  и сигналов на выходах логических элементов. По диаграммам сигналов определить, как работает схема. Зарисовать временные диаграммы в отчет. Удалить диаграммы.

Выполнить редактирование профиля для моделирования с нарастающей неопределенностью:

- на закладке Options выбрать Category: Gate Level Simulation, в панели Timing mode задать Worst case. Повторить расчет. По диаграммам сигналов определить, как работает схема.

Изменить комбинационную схему в соответствии с картой Карно на рисунке 7.2. Выполнить моделирование с нарастающей неопределенностью. По диаграммам сигналов определить, как работает схема.

Заменить асинхронный триггер на синхронный 155ТМ2 из библиотеки 7400.olb. Внести необходимые изменения в схему. Выполнить редактирование моделей сигналов. Выполнить моделирование с типовыми значениями задержек и с нарастающей неопределенностью. Экспериментально определить максимальное значение тактовой частоты, при которой сохраняется работоспособность схемы. Принять во внимание, что для триггера К155ТМ2 tSU = 20 нс, tH = 4 нс.

Сделать выводы о характере оценок, которые дают методы моделирования с фиксированными задержками и нарастающей неопределенностью. Сделать вывод об эффективности исследованных способов устранения статических рисков сбоя.

**4.3 Оформление отчета**

Отчет должен содержать:

- временные диаграммы сигналов, полученные при исследовании рисков сбоя

- анализ результатов моделирования рисков сбоя (выводы).

**4.4 Контрольные вопросы**

Что такое риск сбоя? Из-за чего они возникают?

Как отличаются оценки рисков сбоя, которые дают методы асинхронного моделирования с фиксированными задержками и нарастающей неопределенностью?

Как можно оценить значение максимальной тактовой частоты для синхронных цифровых РЭУ?

**5 Функциональное проектирование аналоговых РЭУ**

**5.1 Краткие сведения из теории**

Цель работы - получить практические навыки проектирования аналоговых РЭУ на этапе функционального проектирования.

При проектировании аналоговых РЭУ на функциональном иерархическом уровне разрабатываются структурные или функциональные схемы, базовыми элементами которых являются типовые функциональные звенья и узлы.

На рисунке 3.1 приведена структурная схема датчика пламени. Датчики пламени предназначены для работы в составе системы защитной автоматики газовых теплогенераторов. Они должны вырабатывать сигнал аварийного отключения подачи газа при пропадании факела газовой горелки. Интенсивность светового потока от газового факела изменяется во времени. Частотный спектр полезного сигнала, вырабатываемого фотоприемником, лежит в диапазоне 4 - 8 Гц. Кроме полезного сигнала на датчик пламени воздействуют помехи в виде естественного освещения (0 – 0.1 Гц) и искусственного освещения (100 Гц и высшие гармоники).

Схема датчика пламени (рисунок 5.1) содержит:

- фотодатчик (ФД);

- частотно-избирательный усилитель (У);

- амплитудный детектор (Д);

- пороговый элемент (ПЭ).

ФД

ПЭ

Д

У

Рисунок 5.1 - Структурная схема датчика пламени

Основными требованиями, предъявляемыми к датчикам пламени, являются надежность срабатывания (в основном определяется избирательностью усилителя) и время срабатывания (определяется длительностью переходных процессов в узлах схемы). Требуется обеспечить значение коэффициента передачи усилителя в полосе пропускания на уровне 70 дБ, а в полосе задерживания – не более 0 дБ. Неравномерность коэффициента усиления в полосе пропускания не должна превышать 3 дБ. Время срабатывания датчика пламени при пропадании газового факела не должно превышать 0.4 с.

В ходе выполнения задания необходимо по исходным данным рассчитать параметры элементов схемы, а в случае необходимости скорректировать ее структуру. Результаты синтеза необходимо контролировать выполнением расчетов амплитудно-частотной характеристики (АЧХ) частотно-избирательного усилителя, а также расчетов реакции датчика пламени во временной области на появление и пропадание полезного сигнала.

**5.2 Порядок выполнения работы**

5.2.1 Для построения схемы частотно-избирательного усилителя используем подход трансформации описания. В качестве исходного описания необходима математическая модель объекта, допускающая ее разложение на модели базовых элементов. Такую модель будем искать в виде передаточной функции в операторной форме. Исходные данные для построения передаточной функции частотно-избирательного усилителя задаются параметрами графика допусков АЧХ (рисунок 5.2).

*H* *H*

*Hо*

*Hз*

*0 fзн fпн fпв fзв  f*

Рисунок 5.2

Решите задачу аппроксимации АЧХ частотно-избирательного усилителя

с помощью программы Appr. Если частотно-избирательный усилитель предполагается построить на избирательных усилительных каскадах, то в этом случае его частотная характеристика должна быть симметричной:

*fзн,*⋅ *fзв*  = *fпн* ⋅ *fпв* , (5.1)

а передаточная функция будет иметь вид:

*n/2* *(ωi /Qi)s*

*H(s)* = П *K0i* ———————— , (5.2)

*i=1* *s2 + (ωi/Qi)s + ωi2*

где *n* - порядок передаточной функции;

*ωi*- частота полюса;

*Qi* - добротность полюса.

Программа запрашивает у пользователя исходные данные:

- тип фильтра (полосно-пропускающий);

- значения граничных частот полосы задерживания *fзн, fзв* и пропускания *fпн , fпв*;

- вид аппроксимации (Баттерворта или Чебышева);

- неравномерность АЧХ в полосе пропускания *H*;

- затухание АЧХ на границах полосы задерживания (*Hо – Hз*).

Если условие (5.1) не выполняется, то программа предложит выполнить расчет для более жестких условий работоспособности с расширением полосы пропускания или задерживания. После завершения расчетов записать в отчет результаты: *n*, *ωi/Qi* , *ω i2*. Задаться значениями *K0i* .

Частотно-избирательный усилитель также можно построить из каскадов, ослабляющих верхние частоты, и каскадов, ослабляющих нижние частоты. У первой группы каскадов передаточная функция имеет в общем случае вид:

*s (n+1)/2 s2*

*H(s)* = ——— П ——————— (5.3)

*s + ω1 i=2 s2 + (ωi/Qi)s + ωi2*

а у второй группы каскадов передаточная функция имеет в общем случае вид:

*ω1 (n+1)/2 ωi2*

*H(s)* = ——— П ——————— (5.4)

*s + ω1 i=2 s2 + (ωi/Qi)s + ωi2*

В этом случае задачу аппроксимации необходимо искать отдельно для передаточных функций вида (5.3) и (5.4), задавая соответствующий тип.

Так как модель частотно-избирательного усилителя получена в виде произведения сомножителей первого и второго порядка, то его можно построить из включенных каскадно усилительных звеньев первого и второго порядка. В качестве модели усилительных каскадов с передаточными функциями, входящими в (5.2), (5.3) и (5.4) в качестве сомножителей, можно использовать элемент LAPLACE из библиотеки ABM.olb

5.2.2 Модель амплитудного детектора можно представить звеном идеализированного выпрямителя - элемент TABLE и фильтра нижних частот (ФНЧ) - элемент LAPLACE.

Определите параметры графика допусков АЧХ ФНЧ амплитудного детектора: *fп , fз* . Решите задачу аппроксимации АЧХ ФНЧ с помощью программы Appr. Программа запрашивает у пользователя исходные данные:

- тип фильтра (ФНЧ);

* значения граничных частот полосы пропускания *fп* и задерживания *fз*;

- вид аппроксимации (Баттерворта или Чебышева);

- неравномерность АЧХ в полосе пропускания *H* = 3 дБ;

* затухание АЧХ в полосе задерживания (*Hо – Hз*) = 20 дБ.

В ходе решения задачи аппроксимации определяют передаточную функцию фильтра в операторной форме в виде (3.4). Запишите в отчет результаты: *n*, *ωi/Qi* , *ω i2* .

5.2.3 Для формирования функциональной схемы создайте проект \CAD\LR5\lr5 командой **File>New>Project**.Откройте в менеджере проекта страницу SCHEMATIC1:PAGE1.

Сформируйте функциональную схему датчика пламени, используя элементы звеньев LAPLACE и TABLE из библиотеки abm.olb.

Параметры NUM и DENOM определяют числители и знаменатели передаточных функций элементов LAPLACE. Например, для звена второго порядка, имеющего передаточную функцию *H(s)* = 10·*63s/(s2+63s+3400),*параметры NUM=10\*63\*s, DENOM= s\*s+63\*s+3400.

Параметры ROW1 – ROW5 элементов TABLE определяют координаты характерных точек статической передаточной характеристики. Для двухполупериодного амплитудного детектора можно использовать аппроксимацию передаточной характеристики, представленную на рисунке 5.3. Аналогично можно задать модель порогового элемента.

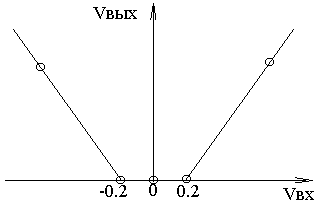


Рисунок 5.3

В программе OrCAD Pspice AD модель появляющегося и пропадающего сигнала от фотодатчика можно получить путем перемножения мгновенных значений э.д.с. двух источников напряжения – гармонического (SIN) и импульсного (PULSE). Эквивалентная схема модели входного сигнала представлена на рисунке 5.4. Источник V3 имитирует помеху частотой 100 Гц. В схеме использованы сумматор SUM и умножитель MULT из библиотеки abm.olb.

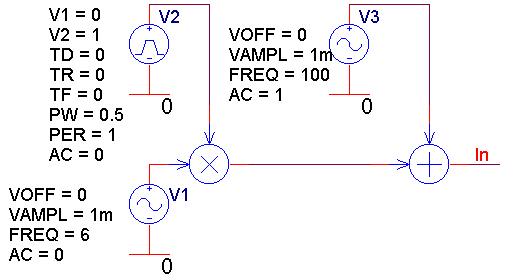


Рисунок 5.4

Чтобы получить требуемые параметры входного сигнала, необходимо задать параметры источников напряжения. Параметры модели импульсного сигнала представлены в таблице 5.1.

Таблица 5.1 - Параметры импульсного сигнала

|  |  |  |
| --- | --- | --- |
| Обозначение | Параметр | Размерность |
| V1 | Начальное значение | В |
| V2 | Максимальное значение | В |
| TD | Задержка переднего фронта | с |
| TR | Длительность переднего фронта | с |
| TF | Длительность заднего фронта | с |
| PW | Длительность импульса | с |
| PER | Период повторения | с |

Параметры модели гармонического сигнала представлены в таблице 5.2.

Таблица 5.2 - Параметры гармонического сигнала

|  |  |  |
| --- | --- | --- |
| Обозначение | Параметр | Размерность |
| VOFF | Постоянная составляющая | В |
| VAMPL | Амплитуда | В |
| FREQ | Частота | Гц |
| TD | Задержка | с |
| DF | Коэффициент затухания | 1/с |
| PHASE | Фаза | град. |

5.2.4 Создайте профиль моделирования командой **PSpice>New Simulation Profile** для расчета частотной характеристики усилителя, для этого на закладке Analysis:

- установите вид анализа (Analysis type) – AC Sweep/Noise;

- задайте закон изменения AC Sweep Type: Linear и пределы изменения частоты (Start Frequency = <*fзн*>, End Frequency = <*fзв* >, Total Points = 100);

- закройте окно редактирования нажатием кнопки OK.

Выполните моделирование командой **PSpice>Run**. При этом выполняется запуск программы PSpice A/D.

Выведите на экран график АЧХ, для этого командой **Trace>Add Trace** откройте окно Add Trace и в окне Trace Expression задайте значение DB(V(OutA)/V(In)), подтвердите выбор нажатием клавиши ОК (OutA – имя выходного узла усилителя, In - имя входного узла усилителя).

Определите затухание АЧХ (*Hо – Hз*) на границах полосы задерживания, коэффициент усиления и его неравномерность в полосе пропускания.

Оцените соответствие формы и основных параметров АЧХ заданным требованиям, при наличии существенных отклонений определите причины и устраните их, повторите расчет АЧХ. Зарисуйте график АЧХ. Удалите график командой **Trace>Delete All Traces**.

5.2.5 Для анализа реакции на появление и пропадание факела активируйте окно программы OrCAD Capture. Выполните редактирование профиля моделирования командой **PSpice>Edit Simulation Profile** для расчета во временной области, для этого на закладке Analysis:

- задайте вид анализа (Analysis type) – Time Domain (Transient);

- задайте значение интервала расчета Run to Time = 1s;

- закройте окно редактирования нажатием кнопки OK.

Выполните моделирование во временной области командой **PSpice>Run**.

Выведите на экран графики сигналов V(In), V(OutA), V(OutD), V(Out). Для этого командой **Trace>Add Trace** откройте окно Add Trace и выберите эти сигналы, подтвердите выбор нажатием клавиши ОК (In - имя входного узла усилителя, OutA – имя выходного узла усилителя, OutD - имя выходного узла детектора, Out - имя выходного узла устройства).

Оцените задержку реакции устройства на пропадание сигнала пламени и сравните с требованиями задания. В случае необходимости скорректируйте значения параметров элементов датчика пламени, повторите расчеты АЧХ и переходных процессов. Зарисуйте графики. Представьте результаты преподавателю.

**5.3 Оформление отчета**

Отчет должен содержать:

- исходные данные (условия работоспособности);

- функциональную схему датчика пламени;

- результаты расчета параметров элементов схемы;

- результаты анализа (график АЧХ усилителя, временные диаграммы сигналов, значения выходных параметров);

- выводы.

**5.4 Контрольные вопросы**

К какому этапу проектирования относится выполненная работа?

Перечислите выполненные проектные процедуры.

Какие типовые подходы были использованы к выполнению каждой проектной процедуры?

Каким образом можно оценить корректность разработанной схемы?

Каким образом в использованной модели учитывается влияние помех?

**4 Структурный синтез**

**4.1 Краткие сведения из теории**

Цель работы - получить практические навыки формирования схемных решений для аналоговых РЭУ на этапе схемотехнического проектирования.

При проектировании аналоговых РЭУ на схемотехническом иерархическом уровне разрабатываются функциональные и принципиальные схемы, базовыми элементами которых являются электрорадиоэлементы (ЭРЭ). Маршрут схемотехнического проектирования начинается с уточнения технического задания и синтеза варианта структуры (схемного решения).

На современном этапе формализация этой задачи в большинстве случаев сталкивается со значительными трудностями, поэтому ее решение в значительной степени возлагается на человека. В современных подсистемах автоматизации схемотехнического проектирования используются подходы, основанные на переборе законченных структур и выделении варианта из обобщенной структуры. В качестве обобщенной структуры можно рассматривать банк типовых схемных решений (БСР). В состав БСР могут входить принципиальные или функциональные электрические схемы РЭУ, а также схемные решения для типовых функциональных звеньев и узлов (подсхем), известные администратору БСР. В этом случае инженер-схемотехник, опираясь на свои знания и интуицию, проводит синтез схемы в режиме диалога с ЭВМ путем поиска или перебора вариантов решений из тех, которые хранятся в БСР.

Если исходное описание проектируемого устройства представлено в виде структурной схемы, полученной на этапе функционального проектирования, то в этом случае разработчик может построить функциональную схему РЭУ путем поиска в БСР функциональных подсхем для каждого элемента структурной схемы. При соединении отдельных подсхем между собой в соответствии с исходной структурной схемой следует учитывать вопросы согласования уровней сигналов, нагрузочной способности и т.д. Таким образом, реализуется типовой подход выделения варианта схемного решения для звена из обобщенной структуры – БСР.

Применение в процессе автоматизированного схемотехнического проектирования БСР значительно расширяет информационные возможности разработчика, концентрирует его внимание на лучших схемных решениях, известных в мировой практике. При этом удается повысить качество проектных решений, значительно сократить сроки проектирования, а также снизить требования к квалификации разработчика РЭУ в области схемотехники.

В ходе выполнения лабораторной работы может быть использован БСР для частотно-избирательных фильтров, который реализован в виде иерархически структурированного набора данных, выполненного в среде схемного графического редактора Capture. Схема верхнего уровня Filters.dsn служит классификационной схемой частотно-избирательных фильтров. Ее элементы указывают на готовые схемные решения для активных RC-фильтров первого-второго порядка.

Для найденных подсхем, как правило, необходимо решать задачу расчета параметров элементов для обеспечения требуемых значений выходных параметров. Могут использоваться аналитический или численный подходы. В данной работе можно ограничиться аналитическими расчетами по инженерным методикам.

Корректность полученных проектных решений необходимо проверить выполнением процедуры анализа с помощью программы PSPICE.

**6.2 Порядок выполнения работы**

6.2.1 Структурный и параметрический синтез

Создать проект \CAD\LR6\lr6 командой **File>New>Project**. Открыть в менеджере проекта страницу SCHEMATIC1:PAGE1.

Открыть проект \CAD\BSR\filters.opj командой **File>Open>Project**. Открыть в менеджере проекта страницу схемы верхнего уровня Filter:PAGE1. По ключевым признакам найти в классификационной схеме БСР элементы, указывающие на необходимые подсхемы.

Сформировать функциональную схему фильтра высокого порядка, используя подсхемы звеньев первого или второго порядка из БСР.

Выделить найденный элемент правой кнопкой мыши, затем нажать левую кнопку мыши и выполнить команду Descend Hierarchy. В открывшейся странице БСР выделить подсхему и скопировать в буфер обмена (Edit>Copy). Закрыть страницу подсхемы. Активировать рабочую страницу создаваемой схемы и скопировать на нее подсхему из буфера обмена (Edit>Paste).

Выполнить редактирование позиционных обозначений элементов схемы.

Рассчитать значения параметров элементов схемы. Для этого с командной строки запустить на выполнение программу NE.exe с параметром <имя>.txt (указывается через пробел). В окне редактора NE.exe задать требуемые значения выходных параметров. Нажать левый Shift и клавишей ↓ выделить текст с расчетными формулами. Нажать клавишу F9, а затем два раза клавишу F5. Записать в отчет рассчитанные значения параметров элементов. Подставить рассчитанные значения в поле Value элементов схемы.

Сохранить схему в наборе данных на жестком диске.

6.2.2 Анализ частотных характеристик

Создать профиль моделирования командой **PSpice>New Simulation Profile** для расчета частотной характеристики фильтра

Выполнить моделирование командой **PSpice>Run**.

Вывести на экран график АЧХ. Определить затухание АЧХ (*Hо – Hз*) на границах полосы задерживания, коэффициент усиления и его неравномерность в полосе пропускания.

Оценить соответствие формы и основных параметров АЧХ заданным требованиям, при наличии существенных отклонений определить причины и устранить их, повторить расчет АЧХ. Зарисовать график АЧХ. Удалить график командой **Trace>Delete All Traces**.

**6.3 Оформление отчета**

Отчет должен содержать:

- исходные данные;

- функциональную схему фильтра;

- результаты расчета параметров элементов схемы;

- результаты анализа (график АЧХ);

- выводы.

**6.4 Контрольные вопросы**

К какому этапу проектирования относится выполненная работа?

Перечислите выполненные проектные процедуры.

Какие типовые подходы были использованы к выполнению каждой проектной процедуры?

Каким образом можно оценить корректность разработанной схемы?

Какие режимы проектирования использованы при выполнении проектных операций и процедур?

**7 Параметрическая оптимизация**

**7.1 Краткие сведения из теории**

Цель занятия - получить практические навыки применения методов и средств параметрической оптимизации для решения задачи параметрической синтеза на этапе схемотехнического проектирования.

Целью параметрической оптимизации является определение значений параметров элементов (вектор внутренних параметров ***X***), обеспечивающих наилучшее соответствие выходных характеристик устройства ***Y*** требованиям ТЗ. Среди задач схемотехнического проектирования, которые целесообразно решать с привлечением методов оптимизации, можно выделить задачи уточнения значений параметров элементов схемы, полученных в результате использования аналитического подхода (инженерных методик расчета).

Одной из наиболее сложных операций при решении задачи параметрической оптимизации является этап математической формулировки задачи, которая включает в себя выбор критерия оптимальности, определение варьируемых параметров и задание ограничений.

Параметрическая оптимизация электронных схем в определенном смысле эквивалентна настройке схемы при ее натурном макетировании. Можно выделить следующие этапы оптимизации, соответствующие этапам настройки:

- описание оптимизируемых характеристик устройства и критериев оптимальности (выбор настраиваемых характеристик и определение требований к ним);

- выбор варьируемых параметров элементов схемы (определение регулируемых элементов схемы);

- выбор методов оптимизации и их параметров (определение последовательности и плана настройки);

- выполнение процедуры оптимизации (собственно настройка схемы);

- анализ результатов, принятие решения о продолжении или прекращении поиска, корректировка задания на оптимизацию (оценка соответствия характеристик настраиваемой схемы требованиям ТЗ и принятие решения).

Для формализации задачи вводится критерий оценки качества каждого из вариантов - целевая функция *F(****X****)*, выбираются варьируемые параметры ***X***, а задача параметрической оптимизации формулируется в виде задачи математического программирования

(7.1)



Функциональные ограничения в виде неравенств ***H****(****X****)*0 и равенств ***G****(****X****)*=0 обычно представляют собой условия работоспособности для выходных параметров, не участвующих в формировании целевой функции. Прямые ограничения ***AXB*** могут вытекать из условий физической реализуемости, например, для резисторов и конденсаторов это допустимые диапазоны значений сопротивлений и емкостей. Однако на практике прямые ограничения обычно задают более жестко для сокращения размеров области поиска и снижения вычислительных затрат.



Для различных задач могут оказаться предпочтительными определенные способы задания целевой функции. Как правило, критерии оптимальности формируются таким образом, чтобы в задаче (7.1) требовалось найти минимум целевой функции. В задачах, требующих максимального соответствия оптимизируемого параметра некоторому желаемому значению, обычно используют критерий среднеквадратического отклонения

*,*  (7.2)



где *y\** - желаемое значение параметра *y*.

Если требуется обеспечить соответствие желаемым значениям нескольких оптимизируемых параметров, то следует воспользоваться взвешенным критерием среднеквадратического отклонения

*,* (7.3)



где *wi*– весовой коэффициент, отражающий важность *i*-го параметра и выполняющий его нормирование.

При выборе варьируемых параметров необходимо учитывать, что включение одного дополнительного элемента приводит к увеличению числа координат в пространстве поиска на единицу. Если для пары варьируемых параметров *xi*  и *xj* при любых их значениях выполняется условие

, (7.4)



где и - чувствительности параметра y к вариациям параметров *xi*  и *xj*, появляется бесконечное множество пар значений этих параметров, для которых целевая функция не изменяет своего значения. Такая ситуация называется «овражной». Решение задачи параметрической оптимизации с «овражной» целевой функцией сопряжено со значительными трудностями. Поэтому при постановке задачи оптимизации следует исключать из вектора варьируемых параметров любой из пары параметров, порождающей «овраг».



С другой стороны, состав вектора варьируемых параметров должен обеспечивать достижение поставленной цели оптимизации. То есть, в вектор варьируемых параметров необходимо включать минимально возможное число тех параметров, изменение которых обеспечивает такое влияние на значения выходных параметров, при котором обеспечивается цель оптимизации. Для грамотного выбора варьируемых параметров необходимы знания из области схемотехники. Прямые ограничения определяют линейные размеры области поиска по каждой координате. Грамотный выбор прямых ограничений должен обеспечивать сокращение размеров области поиска при условии, что оптимальное решение находится внутри нее.

Среди локальных алгоритмов оптимизации для целей схемотехнического проектирования получили распространение поисковые алгоритмы, использующие информацию о градиенте целевой функции.

В пакете OrCAD параметрическая оптимизация выполняется методом наискорейшего спуска путем взаимодействия модуля PSpice AA с графическим редактором схем (OrCAD Capture), программой моделирования PSpice и постпроцессором Probe.

При создании схемы с помощью OrCAD Capture список варьируемых параметров задается по команде **PSpice>Place Optimizer Parameters** .

Критерий оптимизации задается непосредственно в программе PSpice AA, которая вызывается из меню **PSpice** программы OrCAD Capture по команде **Run Optimizer**.

В правой верхней части этого окна помещен список значений функций, которые могут быть частными критериями или ограничениями (раздел Specifications), в нижней — перечень варьируемых параметров (раздел Parameters).

Функции частных критериев или ограничений задаются следующим образом:

- целевые функции Goal Function программы Probe, записанные в файл с расширением имени \*.PRB;

- выражения, заданные в программе PSpice AA.

Целевые функции программы Probe позволяют рассчитать:

- минимум MIN(y) или максимум MAX(y) функции y;

- центральную частоту CenterFreq(ydB,1) по уровню 1 дБ;

- полосу пропускания BandWidth(ydB,3) по уровню 3 дБ и другие.

По команде **Specifications** меню **Edit** открывается окно co списком спецификации функций*.* Нажатием кнопки **Add** открывается меню спецификации новой функций*.* Это же окно открывается щелчком по имени функции из списка. В окне спецификации вводятся следующие данные:

*- Name* — имя функции;

*- Enabled* — включение режима расчета функций на следующей итерации;

*- Reference* — выбор между внутренней спецификацией *(Internal),* задаваемой в диалоговом окне, и внешней *(External),* адресуемой к имени файла данных;

*- Weight* — весовой коэффициент целевой функции (с их помощью устанавливается важность каждой целевой функции и учитываются различия их абсолютных значений).

Внутренняя спецификация задается параметрами:

*- Target —* желаемое значение функции;

*- Range* — ширина допустимого диапазона значений функции;

*Constraint* — включение/выключение режима учета ограничений. Если режим *Constraint* включен, задаваемая в этом окне функция является *ограничением,* в противоположном случае — *целевой функцией;*

*- Туре* — тип-ограничения: =target — равно, >=target — больше или равно, <=target — меньше или равно заданному значению функции.

Запуск процесса оптимизации выполняется в меню **Tune.** По команде **Update Performance** рассчитываются характеристики схемы для начальных и текущих значений каждого параметра. Это может использоваться для проверки корректности постановки задачи оптимизации. Значения целевых функций для начальных значений параметров отображаются в главном окне программы, что позволяет оценить близость этих значений к оптимальным.

По команде **Update Derivatives** вычисляются чувствительности каждой целевой функции к изменению каждого параметра, равные частным производным. Информация о чувствительностях позволяет выбрать параметры, к изменению которых целевые функции наиболее чувствительны. Матрица чувствительностей отображается на экране по команде **Show Derivatives.**

Оптимизация в автоматическом режиме запускается по команде **Auto>Start.** Сначала вычисляется матрица чувствительностей и определяется направление изменения параметров. Движение в этом направлении происходит до тех пор, пока не перестанет уменьшаться разность между текущим и требуемым значениями оптимизируемых функций. После этого снова вычисляется матрица чувствительностей и новое направление изменения параметров. По достижении оптимума процесс оптимизации завершается или его нужно остановить по команде **Auto>Terminate.** Результаты оптимизации отображаются в главном окне программы.

**7.2 Порядок выполнения**

7.2.1 Выполнить расчет частотных характеристик звена при идеальных и реальных значениях параметров модели ОУ.

Определить частные критерии формы АЧХ (команда **Trace>Eval Goal Function**), например:

- центральную частоту полосы пропускания *f0*( CenterFreq(VdB(Out),1) );

- ширину полосы пропускания *Δf* ( Bandwidth(VdB(Out),3) );

- максимум коэффициента передачи (MAX(VdB(Out)) ).

Сравнить полученные результаты. Оценить отклонения значений частных критериев.

7.2.2 Составить задание на оптимизацию с целью достижения формы АЧХ, которую имеет звено с идеальными ОУ.

7.2.3 Выполнить оптимизацию АЧХ. Оценить полученные значения частных критериев формы АЧХ и критерия оптимальности (RMS Error).

При неудовлетворительных результатах повторить п.п. 2 – 3 для другого набора варьируемых параметров, диапазонов их изменения, другого набора частных критериев формы АЧХ.

7.2.4 Передать найденные параметры элементов в редактор схем (команда **Edit>UpDate Schematic**).Рассчитать АЧХ звена и оценить результаты оптимизации.

**7.3 Оформление отчета**

Отчет должен содержать:

- постановку задачи оптимизации, включая: критерий оптимальности, варьируемы параметры, ограничения;

- результаты оптимизации, включая значения параметров элементов и АЧХ до выполнения и после оптимизации.

**7.4 Контрольные вопросы**

К какому этапу проектирования относится выполненная работа?

Перечислите выполненные проектные процедуры.

Какие типовые подходы были использованы к выполнению каждой проектной процедуры?

Сформулируйте задачу параметрической оптимизации как задачу математического программирования.

Приведите примеры критериев оптимальности.

Как сформировать критерий оптимальности в программе PSpice AA.

Как выбрать состав и диапазон значений варьируемых параметров?

Как зависит сложность задачи оптимизации от числа варьируемых параметров?

**8 Оптимизация допусков**

**8.1 Краткие сведения из теории**

Цель работы - приобрести практические навыков решения задачи оптимизации допусков на параметры электрорадиоэлементов (ЭРЭ) на этапе схемотехнического проектировании.

Методика решения задачи рассматривается на примере активных RC-фильтров, условия работоспособности которых заданы в графиком попусков для АЧХ.

Среди задач схемотехнического проектирования РЭУ наиболее сложной и трудоемкой является задача выбора оптимальных допусков на параметры ЭРЭ. Она решается при выбранной структуре устройства и после расчета (оптимизации) значений параметров ЭРЭ. При промышленном проектировании расчетные значения параметров ЭРЭ должны быть заменены номинальными значениями из стандартных рядов (для постоянных резисторов и для постоянных конденсаторов определяются ГОСТ 28884-90). Реальные значения параметров ЭРЭ распределяются случайным образом около номинальных значений в пределах производственных допусков и приводят к производственному разбросу выходных параметров РЭУ.

Оценка правильности функционирования РЭУ устройства производится по выполнению условий работоспособности, представляющих собой требуемые соотношения между значениями выходных параметров yi и граничными значениями Ti (техническими требованиями), указанными в ТЗ. Для рассматриваемой задачи условия работоспособности имеют вид

. (8.1)



где yj - значение АЧХ на частоте Fj.

Этим обеспечиваются запасы работоспособности

(8.2)



Область в пространстве параметров ЭРЭ, в которой все условия работоспособности выполняются, называется областью работоспособности. Задача оптимизации допусков может быть геометрически интерпретирована, как задача вписывания в область работоспособности допусковой области, задаваемой неравенствами

*xio+x imax < xi < x io+ximax ,*  (8.3)

где x io - номинальное значение параметра i-го ЭРЭ;

x imax - абсолютное значение его допуска.

Для снижения стоимости проектируемого РЭУ следует стремиться к решению задачи с максимально возможными значениями относительных допусков ti = x imax/xio.

Известны различные методы решения подобных задач, в данной лабораторной работе используется метод равных влияний. Предположим, что в пределах области работоспособности значения функций чувствительности существенно не меняются. Тогда использование их значений в опорной точке **X**0, координаты которой задаются номинальными значениями параметров ЭРЭ, позволяет обеспечить допустимую погрешность метода. Будем полагать, что разброс параметров интегральных ОУ, охваченных глубокой отрицательной обратной связью, существенно не влияет на разброс выходных параметров и его можно не учитывать.

Тогда, полагая равный вклад отклонений параметров ЭРЭ в отклонение выходного параметра, получим

, (8.4)



где *m* - число параметров всех ЭРЭ, принимаемых во внимание;

*k* – коэффициент, зависящий от планируемого процента выхода годных изделий (для 68 % - k = 1, для 95 % - k = ½, для 99.8 % - k = 1/3);

*li* - коэффициент, зависящий от закона распределения параметров ЭРЭ (для нормального закона *li* = 1/3, для равномерного закона ).



- функция относительной чувствительности yj к вариации параметра xi .



С экономической и технологической точек зрения целесообразно ввести весовые коэффициенты, позволяющие определять вклад отклонений параметров ЭРЭ в соответствии с зависимостями допуск – стоимость. Для ЭРЭ, у которых рост стоимости при снижении значений допусков выше, следует установить более высокие значения весовых коэффициентов wi , тогда

. (8.5)



где wj - весовой коэффициент, задаваемый по критерию равноценности допусков различных ЭРЭ с технологической и экономической точек зрения. Рассчитанные значения допусков должны быть заменены допустимыми для данных ЭРЭ стандартными значениями (в процентах) из ряда:

20, 10, 5, 2, 1, 0.5, 0.2, 0.1, 0.05, 0.02, 0.01 ,

при сохранении выполнения условий работоспособности.

По результатам расчета допусков необходимо выбрать подходящий ряд номинальных значений параметров и заменить расчетные значения параметров ЭРЭ номинальными значениями из стандартного ряда. Ряды для определения номинальных сопротивлений и емкостей приведены в таблицах 8.1 и 8.2

Таблица 8.1 - Ряды номинальных значений параметров при

допускаемых отклонениях 20, 10, 5 %

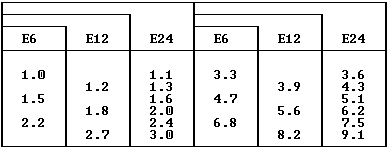
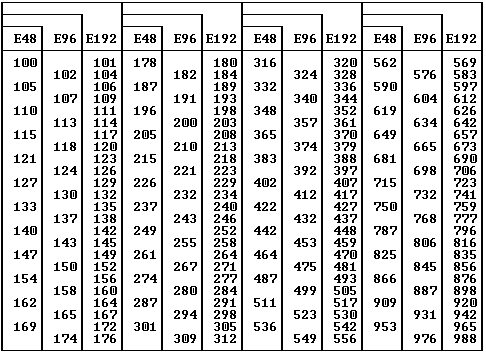


Таблица 8.2 - Ряды номинальных значений параметров при

допускаемых отклонениях менее 5 %



С помощью программы PSpice AD можно рассчитать значения функций чувствительности и выполнить оценку разброса частотных характеристик для заданных значений допусков пассивных ЭРЭ.

**8.2 Описание последовательности выполнения задания**

Открыть проект \CAD\LR8\Bp6 командой **File\Open\Project**.

Открыть в менеджере проекта схему РЭУ SCHEMATIC1:PAGE1.

Выполнить редактирование параметра AC=1 источника входного сигнала Vg.

Выполнить редактирование профиля моделирования командой **PSpice> Edit Simulation Profile** для расчета разброса частотных характеристик по наихудшему случаю и значений чувствительностей, для этого на закладке Analysis:

- установить вид анализа (Analysis type) – AC Sweep/Noise;

- установить флажок для опции Monte Carlo/Worst Case;

- выбрать вид анализа Worst-case/Sensitivity и выходную переменную V(2);

- нажать кнопку More Setting, задать Find: The maximum Value (MAX), выбрать Worst-Case direction: Hi;

- для опции General Setting задать закон изменения AC Sweep Type: Logarithmic/Decade и пределы изменения частоты (Start Frequency = 500, End Frequency = 2000, Points/Decade = 100);

- закрыть окно редактирования нажатием кнопки OK.

Выполнить моделирование командой **PSpice>Run**. При этом выполняется запуск программы PSpice AD.

Вывести на экран график АЧХ, для этого командой **Trace>Add Trace** открыть окно Add Trace и в окне Trace Expression задать значение (V(2)), подтвердить выбор нажатием клавиши ОК. Зарисовать график разброса АЧХ.

Определить значения функций чувствительности командой **View> Output File**.

Используя найденные значения функций чувствительности по формуле (5.5) определить допуски на параметры ЭРЭ. Заменить рассчитанные значения допусков стандартными значениями. Присвоить эти значения параметрам Tolerance элементов схемы.

Выполнить расчет разброса частотных характеристик методом Монте-Карло, для этого на закладке Analysis:

- выбрать вид анализа Monte-Carlo, выходную переменную V(2), число испытаний Number of Runs: 10; равномерный закон распределения Use Distribution: Uniform;

- закрыть окно редактирования нажатием кнопки OK.

Выполнить моделирование командой **PSpice>Run**. При этом выполняется запуск программы PSpice AD.

Вывести на экран график АЧХ, для этого командой **Trace>Add Trace** открыть окно Add Trace и в окне Trace Expression задать значение (V(2)), подтвердить выбор нажатием клавиши ОК. Зарисовать график разброса АЧХ.

Оценить полученные результаты. Принять решение о прекращении или продолжении процесса оптимизации допусков.

Заменить расчетные значения параметров ЭРЭ номинальными значениями из стандартных рядов, соответствующих найденным значениям допусков.

Выполнить анализ рассеяния частотных характеристик. Если условия работоспособности не выполняются, принять решение относительно дальнейших действий:

- попытаться выбрать другие номинальные значения параметров ЭРЭ (использование последовательно или параллельно включенных пассивных ЭРЭ);

- продолжить решение задачи оптимизации допусков;

- определить ЭРЭ, параметры которых необходимо подбирать.

**8.3 Оформление отчета**

Отчет по лабораторной работе должен содержать:

- функциональную схему фильтра;

- расчетные значения параметров ЭРЭ и их допусков;

- найденные номинальные значения параметров ЭРЭ и стандартные значения их допусков;

- результаты анализа рассеяния частотных характеристик фильтра и сравнения их с заданными условиями работоспособности.

**8.4 Контрольные вопросы**

Дайте геометрическую интерпретацию задачи оптимизации допусков.

Перечислите способы нормирования внутренних параметров и критерии оптимальности в задачах оптимизации допусков.

Перечислите методы решения задачи оптимизации допусков.

Как влияют значения допусков ЭРЭ на технико-экономические показатели электронных устройств?

**9 Компоновка и размещение**

**9.1 Краткие сведения из теории**

Цель занятия - изучить команды и получить практические навыки по работе со средствами автоматизированного проектирования печатных плат.

Исходные данные для разработки печатной платы (ПП) должны быть представлены принципиальной электрической схемой РЭУ, созданной с помощью графического редактора OrCAD Capture. Принципиальная схема определяет полный состав элементов и связи между ними. На ней изображаются все электрические элементы и устройства, все электрические связи между ними, а также элементы (соединители, зажимы и т.п.), которы­ми заканчиваются входные и выходные цепи.

Основными задачами синтеза конструкций РЭУ являются задачи компоновки и размещения конструктивов, трассировки монтажных соединений. Задача компоновки заключается в определении схемного состава типовых конструкций каждого иерархического уровня. Например, схемного состава конструктивов низших уровней – компонентов и ячеек.

Решение задач компоновки очень тесно связано с процессом перевода проекта из подсистемы функционального проектирования в подсистему конструкторского проектирования, т.е. с преобразованием описания проектируемого устройства, полученного в результате выполнения этапов функционального и схемотехнического проектирования, к новому виду, пригодному для решения конструкторских задач. В ходе выполнения такого преобразования происходит замена функциональных атрибутов объектов конструкторскими, при сохранении информации о связях между объектами. Преобразование описаний проектируемого устройства может быть выполнено с промежуточным представлением описания на входном языке подсистемы конструкторского проектирования с последующей трансляцией.

Это промежуточное описание в виде списка соединений схемы в формате Layout, приемлемом для программы OrCAD PCB, формируется по команде **Tools>Create Netlist**. Результат сохраняется в файле <имя>.MNL.

Разработка новой ПП начинается после загрузки OrCAD Layout и выполнения команды **File>New**.Сначала запрашивается имя технологического шаблона ПП (расширение имени файла \*.ТСН или \*.TPL, затем — имя файла списка соединений \*.MNL*.* В заключение указывается имя файла создаваемой ПП \*.МАХ.

В процессе загрузки списка соединений для каждого символа схемы в библиотеках корпусов компонентов \*.LLB (Footprint Libraries) отыскивается соответствующий корпус. Это соответствие указывается с помощью атрибута символа РСВ Footprint. Если в процессе загрузки списка соединений обнаружен компонент, не имеющий ссылок на его корпус, то выводится диалоговое окно для его определения. После нажатия на кнопку **Link existing footprint to component** (Свяжите существующий типовой корпус с компонентом) открывается диалоговое окно*,* в котором выбирается имя библиотеки и затем имя корпуса, изображение которого просматривается в правой части окна.

Технологические шаблоны (Technology templates, файлы с расширением имени \*.ТСН или \*.TPL) содержат начальную информацию о ПП: зазоры и сетка трассировки, данные о контактных площадках (КП) и переходных отверстиях (ПО) и т.п. В дальнейшем все эти установки можно изменить по отдельности или загрузить новый шаблон после создания ПП. В результате загрузки технологического шаблона в текущий проект вносятся следующие изменения:

- загружаются стратегии размещения компонентов и трассировки проводников, замещая предыдущие данные;

- устанавливается новая структура слоев ПП;

- изменяются размеры шагов всех сеток:

- изменяются параметры всех стеков контактных площадок (СКП) выводов компонентов и ПО.

Для создания файла технологического шаблона необходимо создать файл ПП, выполнив необходимые установки, и сохранить его с явным указанием расширения имени ТСН или TPL. Вместе с OrCAD Layout поставляется ряд шаблонов. Рекомедуется использовать шаблон lbet\_any.tch — для ПП, предназначенных для установки компонентов как со штыревыми, так и с планарными выводами (между выводами стандартных корпусов DIP допускается прокладка одной трассы).

После успешного завершения загрузки списка соединений на рабочем экране OrCAD Layout изображаются корпуса компонентов текущего проекта с указанием их электрических соединений.

Наиболее употребительные команды OrCAD Layout имеют пиктограммы быстрого вызова на панели Toolbar. Однако две пиктограммы не имеют соответствующих команд. Это пиктограммы включения режима текущей проверки Online DRC и отключения видимости электрических связей Reconnect Mode. Состояния этих режимов отображаются в строке заголовка основного меню: DRC ON/OFF, RECONNECT ON/OFF.

В начале по команде **Options>System Settings (Ctrl+G)** в диалоговом окне просматривают и при необходимости редактируют глобальные параметры проекта:

- Display Units - выбор системы единиц (Miles, Inches, Milimeters, Centimeters);

- Display Resolution — разрешающая способность изображения в декартовой системе координат;

- Rotation - - поворот объектов (угол поворота при выполнении команды **Rotate** и угловая разрешающая способность);

- Workspace Settings — размеры рабочей области.

Затем по команде **View >Database Spreadsheets>Layers** в диалоговом окне просматривают и при необходимости редактируют перечень слоев ПП и их назначение. Редактирование слоев производится с помощью меню, раскрывающихся после щелчка правой кнопкой мыши. Слои ПП могут быть следующих типов:

- Routing — трассировки;

- Plane — металлизации (обычно слои «земли» и «питания»); изображаются негативным образом (участки металлизации высветлены, а участки освобождения затемнены);

- Drill — символов отверстий;

- Jumper — перемычек;

- Documentation — документирования;

- Unused — неиспользуемый слой.

ПП по умолчанию содержит два наружных слоя (ТОР, ВОТ), два слоя металлизации (GND, POWER), 12 внутренних слоев (INNER1, ..., INNER12), слой символов отверстий DRILL и 10 слоев документирования. Слои можно переименовывать, изменять их тип, добавлять новые, их нельзя только удалять. Каждый слой помимо основного имени Layer Name (например TOP, BOTTOM, INNER1) имеет трехсимвольное уменьшительное имя NickName (TOP, ВОТ, GND, IN1 и др.), которое не редактируется. Дополнительный слой Global Layer предназначен для отображения электрических связей.

При наличии в проекте планарных компонентов в графе Mirror Layer для каждого слоя при необходимости указывается имя слоя, на который переносится соответствующая информация при переносе компонента на противоположную сторону ПП.

Далее по команде **View >Database Spreadsheets>Padstacks** в диалоговом окне просматривают и при необходимости редактируют перечень стеков контактных площадок (КП) выводов компонентов и переходных отверстий (ПО).

В диалоговом окне редактирования параметров (Properties) КП и ПО расположены следующие панели:

**- Non-Plated** — признак наличия сквозного отверстия;

**- Use For Test Point** — признак использования ПО в качестве контрольной точки (test point);

**- Large Thermal Relief** — признак использования КП в качестве большого теплового барьера, располагаемого на слое металлизации;

**- Pad Shape -** форма КП (Round— круглая, Square— квадратная, Oval— овальная, Annular— в виде кольца, Oblong— продолговатой формы со скругленными краями; Rectangle— прямоугольная, Thermal Relief **-** тепловой барьер; Undefined— не определена);

**- No Connection** — невозможность подключения к КП электрических цепей (используется для блокировки подключения цепей на определенных слоях);

**- Pad Width** — ширина КП;

**- Pad Height** — длина КП;

**- X/Y Offset** — смещение точки подключения трассы относительно геометрического центра КП по осям X/Y.

Перед выполнением размещения компонентов необходимо вычертить контур ПП Board outline. Для этого в меню **Tool** выбирается команда **Obstacle** и вычерчивается замкнутый многоугольник; тип барьера (в данном случае *Board Outline),* слой размещения и толщина линий контура которого задается в диалоговом окне*.*

При проектировании узлов с печатным монтажом задача размещения состоит в определении местоположения компонентов в монтажном пространстве ПП, при котором создаются наилучшие условия для последующего решения задачи трассировки печатных соединений с учетом конструкторско-технологических требований и ограничений:

- компоненты должны быть установлены на ограниченной части плоскости заданной конфигурации;

- при односторонней установке компонентов их проекции на плоскость размещения не должны пересекаться;

- между компонентами должны соблюдаться необходимые зазоры.

Монтажное пространство ПП ограничивается заданным типоразмером ТЭЗ, в ограниченном пространстве могут располагаться области, запрещенные для размещения компонентов, зарезервированные для других целей. Компоненты со штыревыми выводами, как правило, устанавливаются на одной стороне ПП (стороне монтажа). Компоненты, монтируемые на поверхность, допускается устанавливать на обеих сторонах ПП (стороне монтажа и стороне пайки). Гибкие выводы компонентов должны формоваться таким образом, чтобы находиться в узлах координатной сетки ПП. Жесткие штыревые и планарные выводы ИС, как правило, расположены с шагом, кратным стандартному шагу координатной сетки ПП (1.25 или 2.5 мм), и должны располагаться в ее узлах.

Под благоприятными условиями для трассировки понимается такое размещение, при котором части рабочего поля ПП при проведении трасс печатных проводников будут использоваться наиболее равномерно. В качестве формальных критериев качества размещения на этапе решения задачи используются: минимум суммарной длины всех соединений; минимум числа пересечений проводников; максимально близкое расположение компонентов, имеющих наибольшее число связей между собой и др.

Формальные алгоритмы размещения, используемые в автоматическом режиме проектирования, основаны на решении задачи назначения компонентам посадочных мест с определенными координатами. Для задач размещения можно использовать регулярное монтажное пространство, в котором посадочные места располагаются в узлах равномерной сетки. Результат авторазмещения можно доработать в интерактивном режиме.

Размещение таких компонентов, как разъемные соединители рекомендуется выполнять в интерактивном режиме, по очереди выбирая, перемещая, поворачивая компоненты на поверхности наружного слоя ПП и перемещая планарные компоненты на противоположную сторону. После размещения компонента его следует зафиксировать (команда Fix в меню, которое открывается при нажатии правой кнопки мыши). В непосредственной близости от соединителей необходимо разместить полярные конденсаторы, установленные для фильтрации помех в цепях питания.

Остальные компоненты рекомендуется размещать в автоматическом режиме на регулярной сетке посадочных мест. Чтобы создать сетку, необходимо в меню **Tools** выполнить команду **Matrix**>**Select Tool**. Отметить курсором верхний правый угол окна размещения, а затем, не отпуская кнопки мыши, отметить нижний левый угол. Перемещая курсор в обратном направлении задать сетку посадочных мест с необходимым шагом.

Чтобы выполнить авторазмещение компонентов, необходимо:

- активировать кнопку Component button на панели Toolbar;

- выбрать группу компонентов для размещения;

- в меню **Auto** выполнить команду **Place>Matrix**.

Качество размещения можно оценить по гистограмме плотности связей (команда **View>Density Graph>Fine**).

**9.2 Описание последовательности выполнения задания**

9.2.1 Доработать функциональную схему до уровня принципиальной.

9.2.2 Подготовить список соединений схемы в формате Layout.

9.2.3 Установить требуемые для работы параметры программы Layout командой **System Settings** (меню Options).

9.2.4 Сформировать базу данных новой ПП.

9.2.5 Сформировать Board Outline.

9.2.6 Выполнить размещение компонентов.

9.2.7 Оценить качество размещения.

**9.3 Оформление отчета**

Отчет должен содержать:

- эскиз размещения компонентов;

- оценки качества размещения.

**9.4 Контрольные вопросы**

К какому этапу проектирования относится выполненная работа?

Сформулируйте содержание и цели задач компоновки.

Перечислите основные критерии оптимальности в задачах разрезания и покрытия.

Сформулируйте содержание и цели задачи размещения конструктивов.

Перечислите ограничения и критерии оптимальности для задачи размещения.

Перечислите требования стандартов, выполнение которых должно быть обеспечено при размещении компонентов на печатных платах.

**10 Трассировка печатного монтажа**

**10.1 Краткие сведения из теории**

Цель занятия - получить практические навыки трассировки печатного монтажа в среде САПР.

Трассировка заключается в определении топологии и метрических параметров элементов печатного или проводного монтажа, реализующего соединения между элементами схемы. Исходные данные для трассировки: список цепей, метрические параметры и топологические свойства типовой конструкции и ее элементов, результаты решения задачи размещения, по которым находят координаты выводов элементов конструкции. Формальная постановка задачи трассировки и методы ее решения в значительной степени зависят от вида монтажа и конструкторско-технологических ограничений, определяющих метрические параметры и топологические свойства монтажного пространства.

В типовых конструкциях на уровне типового элемента замены (ТЭЗ), ячейки в основном используется печатный монтаж. В лабораторной работе рассматривается автоматизированное решение задачи трассировки печатных соединений в конструктивах на уровне ТЭЗ, т.е. при проектировании узлов с печатным монтажом. Различают одно-, двух- и многослойные ПП (ОПП, ДПП и МПП) в зависимости от числа слоев формируемых систем печатных проводников. К числу важнейших метрических параметров и топологических свойств монтажного пространства ПП относятся:

- геометрические размеры и форма поля трассировки ПП;

- шаг координатной сетки;

- координаты и размеры областей запрещенных для трассировки и зарезервированных для других целей;

- число слоев и возможность перехода со слоя на слой;

- координаты и размеры КП;

- ширина печатных проводников и зазоры между проводниками, между проводником и КП.

ГОСТ 10317-79 определяет основной шаг координатной сетки 2.5 мм, для ПП с высокой плотностью монтажа допускается использовать шаг 1.25 и 0.625 мм. Чтобы ПП была технологичной, разработку конструкции следует вести, ориентируясь на конкретную промышленную технологию изготовления. МПП целесообразно применять при высоких требованиях к плотности электрического монтажа, в основном для реализации цифровых ТЭЗ, выполненных на БИС. Переходы со слоя на слой могут быть реализованы только за счет использования штыревых выводов компонентов и сквозных отверстий, или также за счет межслойных переходов - КП и металлизированных отверстий, специально изготавливаемых для этих целей. Реализация межслойных переходов повышает стоимость изготовления ПП.

Печатные проводники рекомендуется выполнять прямоугольной формы, допускается произвольная форма и скругление изгибов. Ширину печатных проводников необходимо выдерживать по всей длине. Допустимые размеры и величины зазоров для ПП различных классов точности (по ГОСТ 23751- 86) приведены в таблице 10.1. Допускается "подрезание" круглых КП, при прохождении трасс проводников между ними для обеспечения требуемых зазоров. В МПП шины "земли" и питания реализуют в отдельных специальных слоях, в ОПП и ДПП они реализуются более широкими печатными проводниками. Например, для цифровых РЭУ рекомендуется шины "земли" и питания выполнять шириной не менее 2.5 мм или в виде навесных "вырубных" шин.

Таблица 10.1

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Размеры элементов печатного монтажа | Класс точности | | | | |
| 1 | 2 | 3 | 4 | 5 |
| Ширина проводников, мм | 0.75 | 0.45 | 0.25 | 0.15 | 0.10 |
| Зазоры между проводниками, мм | 0.75 | 0.45 | 0.25 | 0.15 | 0.10 |
| Зазоры между проводником и контактной площадкой, мм | 0.75 | 0.45 | 0.25 | 0.15 | 0.10 |

К числу формальных критериев качества трассировки печатных проводников относятся: минимум суммарной длины проводников; минимум числа их пересечений; минимум изгибов проводников; минимум числа слоев и переходов со слоя на слой; равномерное распределение проводников в монтажном пространстве. При ограничениях на число слоев (особенно для ОПП и ДПП) применение последовательных алгоритмов автотрассировки не гарантирует полную трассировку всех соединений, доразводку нереализованных цепей обычно выполняют в интерактивном или ручном режиме.

В среде программы OrCAD PCB трассировка проводников в ручном режиме выполняется с помощью команд **Tool>Track>Select Tool** и **Track Segment**, а в в интерактивном режиме - с помощью команд **Auto>Autoroute (Autopath Route Mode, Shove Track Mode, Edit Segment Mode** ). При интерактивной трассировке выполняется текущий контроль соблюдения допустимых зазоров, если включен режим **Online DRC**.

OrCAD PCB содержит в меню **Auto** группу команд, достаточных для автотрассировки простых ПП. Для разработки более сложных ПП предназначена программа SmartRoute, использующая алгоритмы оптимизации нейронных сетей. Требуемую ширину трасс проводников можно задать командой Nets в меню Tool.

Частные параметры стратегии автотрассировки задаются в диалоговых окнах, которые открываются по командам **Options>Route Strategies** программы OrCAD Layout. Глобальные параметры стратегии автотрассировки задаются в диалоговом окне, которое открывается по команде **Options>Route Settings.**

Программа SmartRoute вызывается из начального меню программы OrCAD Layout или автономно. Сначала загружается файл ПП \*.МАХ и затем с помощью команд меню **Setup** задаются параметры трассировки в диалоговых окнах. В нижней части окна Parameters после нажатия на панель Analyze Parameters указываются оценки полноты трассировки в процентах и ожидаемые затраты времени (эти данные весьма приблизительные и для сложных ПП не всегда соответствуют фактическим результатам). При этом надо учитывать, что из OrCAD Layout в SmartRoute передаются значения ширины трасс всех цепей (Track Width) и допустимые зазоры (Clearance).

В заключение по команде **Options>Routing Passes** задается перечень проходов трассировки (ROUTING PASSES) и проходов улучшения технологичности платы (MANUFACTURING PASSES). Автотрассировка начинается по командам меню Auto. Кроме того, в программу SmartRoute включены команды трассировки цепей в ручном режиме **Tools>Manual Route и Tools>Sketch a Track.** Если SmartRoute загружен из оболочки OrCAD PCBt, то по окончании трассировки управление передается обратно (однако файлы ПП из одной программы в другую автоматически не передаются).

В качестве исходных данных для трассировки при выполнении лабораторной работы следует использовать БД проекта, сформированную в ходе выполнения лабораторной работы N9.

В программе OrCAD PCB пунктирным прямоугольником выделяется область DRC Box, внутри которой по команде **Auto>Design Rule Check** (DRC) проверяется соблюдение технологических ограничений и по другим командам меню **Auto** выполняется ряд команд автотрассировки. Для перемещения этой области выбирается команда **View>DRC Box** и затем производится щелчок левой кнопки мыши. После этого область DRC Box перемещается вместе с курсором, не изменяя своих размеров. Для изменения ее размеров после выбора команды **View>Zoom DRC/Route Box** нажимается и удерживается левая кнопка мыши и затем движением курсора наносится прямоугольная область. Наиболее естественно, когда граница области DRC/Round Box совпадает с контуром ПП.

Контроль позволяет обнаруживать неправильно реализованные электрические связи и нарушения заданных параметров для элементов печатного монтажа.

Результаты решения задач проектирования ПП могут быть использованы для формирования конструкторской документации (чертежи ПП) и описаний ПП в форматах программно-управляемого технологического оборудования (фотонаборные установки, сверлильные автоматы и т.д.).

Для изготовления технологических фотошаблонов можно использовать программу Gerber Tool. Формирование набора данных для этой программы рекомендуется выполнять следующим образом.

Для открытия окна настройки параметров вывода Gerber выбираем меню “Options” и щелкаем на закладку “Post Process Settings…”. В открывшемся окне представлена таблица слоев, содержащая информацию о параметрах вывода. В первой колонке отображается расширение файлов, с которыми будут выводиться данные, во второй – включен или нет слой для экспорта, в третьей – формат выводимых данных, в четвертой – сдвиг относительно базового слоя и, наконец, в последней колонке - название соответствующего слоя.

Для экспорта необходимо включить следующие слои: “Top” (Верх), “Bottom”(Низ) , “Soldermask Top” (Верхняя маска), “Soldermask Bottom” (Нижняя Маска), “Silkscreen Top” (Верхняя шелкография), “Silkscreen Bottom” (Нижняя шелкография) и “Drill Drawing” (Обозначение отверстий).

Доступ к параметрам вывода соответствующего слоя открывается после двойного щелчка мышью на нужной строке таблицы либо через правую кнопку мыши и меню “Properties”. При этом мы вызываем диалог "Post Process Settings” (Установки вывода).

В группе “Output ->Format” необходимо выбрать “Extended Gerber”, в группе “Output->Options” флажки "Create Drill Files" (Генерировать файлы сверловки) и "Enable for Post Processing" (Сделать доступным для вывода). Флажок "Overwrite Existing Files" (Перезаписывать существующие файлы) следует отмечать, если необходимо произвести экспорт в ту же директорию, в которую он производился ранее. Все остальные параметры оставьте без изменения. Для запуска процедуры экспорта данных идем в меню “Auto”, там выбираем пункт “Run Post Processor”.

По окончании выводится отчет (Post Processor Report) с указанием некоторой статистической информации по выводимым данным, что в принципе не представляет особого интереса, и отчета о наличии ошибок и их количества. Отличием полученного на выходе пакета файлов от других является название файла сверловки. В OrCAD'е этот файл всегда именуется как "TRUHOLE.tap" и располагается в директории экспорта (по умолчанию - это директория местоположения исходного файла в формате \*.max).

В дальнейшем, полученные файлы могут быть обработаны в программах технологической подготовки данных для производства печатных плат (ПП), таких как: CAM350, CAMTASTIC, GerbTool и другие.

**10.2 Описание последовательности выполнения задания**

10.2.1 Доработать функциональную схему до уровня принципиальной.

10.2.2 Подготовить список соединений схемы в формате PCB Editor.

10.2.3 Установить требуемые для работы параметры программы Layout командой **System Settings** (меню Options).

10.2.4 Сформировать базу данных новой ПП.

10.2.5 Сформировать Board Outline.

10.2.6 Выполнить размещение компонентов.

10.2.7 Оценить качество размещения.

**10.3 Оформление лабораторной работы**

Отчет по лабораторной работе должен содержать:

- обоснование выбранной стратегии автотрассировки;

- эскизы чертежей ПП.

**10.4 Контрольные вопросы**

Сформулируйте содержание и цели задачи трассировки.

Перечислите формальные критерии оптимальности решения задачи трассировки.

Перечислите основные особенности трассировки ОПП, ДПП и МПП.

Какие математические модели монтажного пространства и электрических схем используются при автотрассировке?

Каким образом задаются в среде программы OrCAD Layout топологические свойства монтажного пространства ПП, метрические параметры элементов печатного монтажа?

**Приложение Б**

**Методические рекомендации к практическим занятиям**

**1 Принципы проектирования РЭУ (семинар)**

**1.1 План семинара**

1.1.1 Аспекты и уровни проектирования.

1.1.2 Типовые проектные процедуры.

1.1.3 Типовые маршруты проектирования.

**1.2 Вопросы для подготовки к семинару**

С какой целью используется блочно-иерархический подход к проектированию сложных объектов?

В чем состоят различия между аспектами и уровнями в блочно-иерархическом подходе?

Перечислите типовые аспекты и уровни, используемые при проектировании РЭУ.

Приведите пример иерархической системы представлений о сложном РЭУ.

Что называют проектной процедурой?

Что называют структурой объекта?

Дайте определение проектных процедур синтеза и анализа.

Приведите примеры проектных процедур синтеза РЭУ.

Приведите примеры проектных процедур анализа РЭУ.

Что называют верификацией?

Перечислите принципы построения маршрутов проектирования?

Чем обусловлен итерационный характер проектирования?

**1.3 Материалы для подготовки к семинару**

Хлуденёв, А.В. САПР устройств промышленной электроники: учебное пособие / А.В. Хлуденев. - Оренбург: ОГУ, 2000. С. 8 – 15.

Норенков, И.П. Основы автоматизированного проектирования / И.П. Норенков. - М.: Изд-во МГТУ им. Н.Э. Баумана, 2002. - 336 с.

**2 Основы автоматизации проектирования (семинар)**

**2.1 План семинара**

2.1.1 Структура комплекса средств автоматизации проектирования.

2.1.2 Подсистемы САПР.

2.1.3 Подходы к автоматизации проектных задач.

**2.2 Вопросы для подготовки к семинару**

Перечислите виды обеспечения комплекса средств автоматизаци проектирования. Дайте их краткую характеристику.

Что подразумевается под математическим обеспечением САПР?

Что такое подсистема САПР?

Поясните различия между понятиями программно-методического и программно-технического комплексов САПР.

Поясните структуру системы САПР OrCAD.

Перечислите подходы к автоматизации проектных задач структурного синтеза. Дайте их краткую характеристику.

Перечислите подходы к автоматизации проектных задач параметрического синтеза. Дайте их краткую характеристику.

Перечислите подходы к автоматизации проектных задач анализа. Дайте их краткую характеристику.

**2.3 Материалы для подготовки к семинару**

Хлуденёв, А.В. САПР устройств промышленной электроники: учебное пособие / А.В. Хлуденев. - Оренбург: ОГУ, 2000. С. 15 – 26.

Норенков, И.П. Основы автоматизированного проектирования / И.П. Норенков. - М.: Изд-во МГТУ им. Н.Э. Баумана, 2002. - 336 с.

**3 Математические модели в САПР (семинар)**

**3.1 План семинара**

3.1.1 Свойства математических моделей.

3.1.2 Классификация математических моделей РЭУ

3.1.3 Формирование математических моделей

**3.2 Вопросы для подготовки к семинару**

Поясните роль математического моделирования в САПР.

Каким требованиям должны удовлетворять математические модели?

Какая модель считается адекватной?

Почему в САПР используется множество иерархически организованных математических моделей?

Чем отличается структурные и функциональные модели?

Чем отличаются аналитические и алгоритмические модели?

Чем отличаются модели микро-, макро- и метауровня?

Чем отличается формирование математических моделей элементов и систем?

Чем отличаются макромодели и полные модели элементов?

Приведите возможные формы представления математических моделей.

К какому уровню относятся модели электродинамических объектов? В какой форме они представляются?

Какие численные методы используются для моделирования электродинамических объектов?

Кратко охарактеризуйте особенности моделей РЭУ схемотехнического уровня.

Приведите примеры моделей элементов схемотехнического уровня.

Перечислите численные методы, используемые при схемотехническом моделировании.

Кратко охарактеризуйте особенности моделей аналоговых РЭУ функционального уровня.

Кратко охарактеризуйте особенности моделей цифровых РЭУ функционально-логического уровня?

**3.3 Материалы для подготовки к семинару**

Хлуденёв, А.В. САПР устройств промышленной электроники: учебное пособие / А.В. Хлуденев. - Оренбург: ОГУ, 2000. С. 26 – 30.

Норенков, И.П. Основы автоматизированного проектирования / И.П. Норенков. - М.: Изд-во МГТУ им. Н.Э. Баумана, 2002. - 336 с.

**4 Построение тестов**

**4.1 Задание**

4.1.1 Сформировать тест для выполнения логической верификации заданного комбинационного узла. Варианты заданий приведены в таблице 4.1

Таблица 4.1

|  |  |  |
| --- | --- | --- |
| Серия SN74 | Серия К155 | Функция |
| 7483A | К155ИМ3 | Четырехразрядный сумматор |
| 7485 | К155СП1 | Четырехразрядный компаратор |
| 74145 | К155ИД10 | Двоично-десятичный дешифратор |
| 74147 | K155ИВ3 | Двоично-десятичный шифратор |
| 74148 | К155ЛН1 | Двоичный шифратор |
| 74150 | К155КП1 | Мультиплексор |
| 74151 | K155КП7 | Мультиплексор |
| 74154 | К155ИД3 | Двоичный дешифратор |
| 74182 | К155ИП4 | Формирователь переноса |
| 74184 | K155ПР6 | Преобразователь кода |

4.1.2 Сформировать тест для выполнения логической верификации заданного узла последовательностного типа. Варианты заданий приведены в таблице 4.2.

Таблица 4.2

|  |  |  |
| --- | --- | --- |
| Серия SN74 | Серия К155 | Функция |
| 7495 | К155ИР1 | Четырехразрядный регистр |
| 74160 | К155ИЕ9 | Четырехразрядный счетчик |
| 74164 | К155ИР8 | Регистр сдвига |
| 74165 | K155ИР9 | Регистр сдвига |
| 74191 | К155ИЕ13 | Четырехразрядный счетчик |
| 74192 | К155ИЕ6 | Четырехразрядный счетчик |
| 74193 | K155ИЕ7 | Четырехразрядный счетчик |
| 74194 | К155ИР11 | Регистр сдвига |
| 74197 | К155ИЕ15 | Четырехразрядный счетчик |
| 74198 | K155ИР13 | Регистр сдвига |

**4.2 Рекомендации по выполнению**

Методы и средства функционально-логического моделирования позволяют эффективно решать основные задачи анализа цифровых РЭУ: логическую и временную верификацию. Логическая верификация направлена на выявление соответствия работы цифрового РЭУ заданному алгоритму функционирования. Временная верификация направлена на оценку быстродействия и выявление рисков сбоя.

Чтобы выполнить логическую верификацию, необходимо определить установившиеся значения выходных сигналов (выходные наборы) для всех заданных комбинаций входных сигналов (входных наборов). Промежуточные значения сигналов, формируемые во время переходных процессов, во внимание не принимаются. Если все полученные значения совпадают с заданными, то это позволяет сделать вывод о правильности синтеза цифрового РЭУ. Выявленные отличия свидетельствует о допущенных ошибках при синтезе.

Упорядоченную последовательность входных наборов называют тестом. Для цифровых РЭУ комбинационного типа последовательность поступления входных наборов не имеет значения. Для цифровых РЭУ последовательностного типа (автоматов с памятью) значения выходных сигналов зависят не только от текущих значений входных сигналов, но и от состояния элементов памяти до выполнения перехода. Поэтому порядок следования входных наборов должен удовлетворять условию: исходное состояние элементов памяти в текущем варианте моделирования должно совпадать с результирующим состоянием, рассчитанным для предыдущего варианта моделирования.

Длительность формирования каждого из входных наборов определяется по условию завершения переходных процессов между последовательными изменениями входных сигналов.

Для временной верификации выполняют анализ характера переходных процессов при переключении элементов цифрового РЭУ. В качестве оценки быстродействия цифровых РЭУ комбинационного типа используют:

*tзр = max tзр ij ,* (4.1)

*j=1,m; i=1,n*

где *tзр ij*- задержка распространения сигнала от *i–*го входа до *j-*го выхода. Величину *tзр*  определяют как задержку фронта выходного сигнала *yj* относительного вызвавшего его фронта входного сигнала *xi* .

**5 Макромодели функциональных узлов**

**5.1 Задание**

5.1.1 Сформировать макромодель заданного функционального узла в форме эквивалентной схемы замещения.

5.1.2 Описать макромодель на языке PSpice.

5.1.3 Сформировать библиотечный элемент функционального узла.

5.1.4 Выполнить верификацию макромодели.

**5.2 Рекомендации по выполнению**

Библиотека Analog.olb содержит элемент OPAMP – операционный усилитель. Этот библиотечный элемент имеет атрибут PSpice Template со значением

E^@REFDES %OUT 0 VALUE {LIMIT(V(%+,%-)\*@GAIN,@VNEG,@VPOS)}

Этот атрибут описывает PSpice модель операционного усилителя в виде управляемого источника напряжения с дифференциальным входом, заданным коэффициентом усиления по напряжению GAIN и ограничением выходного напряжения параметрами VNEG и VPOS. В данной простейшей модели не учитываются многие реальные свойства интегральных операционных усилителей, в том числе, зависимость коэффициента усиления от частоты.

Другие библиотеки содержат более сложные макромодели различных интегральных операционных усилителей. В качестве примера рассмотрим макромодель операционного усилителя uA741 из библиотеки Opamp.olb. Этот библиотечный элемент имеет атрибут PSpice Template со значением

X^@REFDES %+ %- %V+ %V- %OUT @MODEL

То есть макромодель представлена в форме подсхемы, которая представлена на языке PSpice в библиотечном файле Opamp.lib:

\* connections: non-inverting input

\* | inverting input

\* | | positive power supply

\* | | | negative power supply

\* | | | | output

\* | | | | |

.subckt uA741 1 2 3 4 5

\*

c1 11 12 8.661E-12

c2 6 7 30.00E-12

dc 5 53 dy

de 54 5 dy

dlp 90 91 dx

dln 92 90 dx

dp 4 3 dx

egnd 99 0 poly(2),(3,0),(4,0) 0 .5 .5

fb 7 99 poly(5) vb vc ve vlp vln 0 10.61E6 -1E3 1E3 10E6 -10E6

ga 6 0 11 12 188.5E-6

gcm 0 6 10 99 5.961E-9

iee 10 4 dc 15.16E-6

hlim 90 0 vlim 1K

q1 11 2 13 qx

q2 12 1 14 qx

r2 6 9 100.0E3

rc1 3 11 5.305E3

rc2 3 12 5.305E3

re1 13 10 1.836E3

re2 14 10 1.836E3

ree 10 99 13.19E6

ro1 8 5 50

ro2 7 99 100

rp 3 4 18.16E3

vb 9 0 dc 0

vc 3 53 dc 1

ve 54 4 dc 1

vlim 7 8 dc 0

vlp 91 0 dc 40

vln 0 92 dc 40

.model dx D(Is=800.0E-18 Rs=1)

.model dy D(Is=800.00E-18 Rs=1m Cjo=10p)

.model qx NPN(Is=800.0E-18 Bf=93.75)

.ends

Эта макромодель учитывает основные статические и динамические свойства интегрального операционного усилителя uA741. Однако возможности применения таких макромоделей ограничены в студенческой версии программы PSpice. Ограничения по числу элементов и узлов схемы позволяют выполнять моделирование схем, содержащих не более двух таких подсхем.

Рассмотрим пример построения экономичной макромодели интегрального операционного усилителя, учитывающей зависимость коэффициента усиления от частоты, на примере микросхемы uA741.

Интегральный операционный усилитель uA741 с внутренней коррекцией АЧХ имеет значения параметров:

- коэффициент усиления на нулевой частоте GAIN = 50000;

- частота единичного усиления BW = 1 МГц.

Если пренебречь эффектами второго порядка, можно считать, что операционные усилители с внутренней коррекцией имеют однополюсную АЧХ со спадом усиления минус 20 дБ/декаду. В этом случае частота полюса АЧХ составит

Fp = BW / GAIN = 106 / 5∙104 = 20 Гц.

Подобный спад усиления можно обеспечить путем включения в состав макромодели RC цепи первого порядка. Чтобы внешние цепи не влияли на форму АЧХ макромодели, вход и вывод RC цепи должны быть развязаны от них. Развязку можно обеспечить путем включения управляемых источников. Эквивалентная схема замещения макромодели приведена на рисунке 5.1.

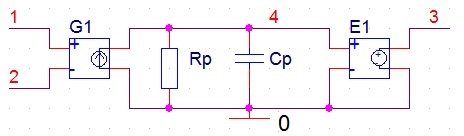


Рисунок 5.1

Задаваясь значением Rp = 1 кОм, определим

Cp = 1 / (2π∙Fp∙Rp) = 7.96 мкФ.

Представление сформированной макромодели на языке PSpice:

\* connections: non-inverting input

\* | inverting input

\* | | output

\* | | |

.subckt uA741 1 2 3

\*

g1 0 4 1 2 1e-3

rp 4 0 1k

cp 4 0 7.96u

e1 3 0 4 0 2e5

.ends

Библиотечный элемент должен иметь атрибут PSpice Template со значением

X^@REFDES %+ %- %OUT @MODEL

Верификацию модели можно выполнить путем расчета АЧХ операционного усилителя без цепи обратной связи.

**6 Постановка задач параметрической оптимизации**

**6.1 Краткие сведения из теории**

Цель занятия - получить практические навыки постановки задач параметрической оптимизации.

Целью параметрической оптимизации является определение значений параметров элементов (вектор внутренних параметров ***X***), обеспечивающих наилучшее соответствие выходных характеристик устройства ***Y*** требованиям ТЗ. Одной из наиболее сложных операций при решении задач оптимального проектирования является этап математической формулировки задачи, которая включает в себя выбор критерия оптимальности, определение варьируемых параметров и задание ограничений.

Параметрическая оптимизация электронных схем в определенном смысле эквивалентна настройке схемы при ее натурном макетировании. Можно выделить следующие этапы оптимизации, соответствующие этапам настройки:

- описание оптимизируемых характеристик устройства и критериев оптимальности (выбор настраиваемых характеристик и определение требований к ним);

- выбор варьируемых параметров элементов схемы (определение регулируемых элементов схемы);

- выбор методов оптимизации и их параметров (определение последовательности и плана настройки);

- выполнение процедуры оптимизации (собственно настройка схемы);

- анализ результатов, принятие решения о продолжении или прекращении поиска, корректировка задания на оптимизацию (оценка соответствия характеристик настраиваемой схемы требованиям ТЗ и принятие решения).

Для формализации задачи вводится критерий оценки качества каждого из вариантов - целевая функция *F(****X****)*, выбираются варьируемые параметры ***X***, а задача параметрической оптимизации формулируется в виде задачи математического программирования

(6.1)



Функциональные ограничения в виде неравенств ***H****(****X****)*0 и равенств ***G****(****X****)*=0 обычно представляют собой условия работоспособности для выходных параметров, не участвующих в формировании целевой функции. Прямые ограничения ***AXB*** могут вытекать из условий физической реализуемости, например, для резисторов и конденсаторов это диапазоны номинальных значений сопротивлений и емкостей. Однако на практике прямые ограничения обычно задают более жестко для сокращения размеров области поиска и снижения вычислительных затрат.



Для различных задач могут оказаться предпочтительными определенные способы задания целевой функции. Как правило, критерии оптимальности формируются таким образом, чтобы в задаче (5.1) требовалось найти минимум целевой функции. В задачах, требующих максимального соответствия оптимизируемого параметра некоторому желаемому значению, обычно используют критерий среднеквадратического отклонения

*,*  (6.2)



где *y\** - желаемое значение параметра *y*.

Если требуется обеспечить соответствие желаемым значениям нескольких оптимизируемых параметров, то следует воспользоваться взвешенным критерием среднеквадратического отклонения

*,* (6.3)



где *wi*– весовой коэффициент, отражающий важность *i*-го параметра и выполняющий его нормирование.

При выборе варьируемых параметров необходимо учитывать, что включение одного дополнительного элемента приводит к увеличению числа координат в пространстве поиска на единицу. Если для пары варьируемых параметров *xi*  и *xj* при любых их значениях выполняется условие

, (6.4)



где и - чувствительности параметра y к вариациям параметров *xi*  и *xj*, появляется бесконечное множество пар значений этих параметров, для которых целевая функция не изменяет своего значения. Такая ситуация называется «овражной». Решение задачи параметрической оптимизации с «овражной» целевой функцией сопряжено со значительными трудностями. Поэтому при постановке задачи оптимизации следует исключать из вектора варьируемых параметров любой из пары параметров, порождающей «овраг».



С другой стороны состав вектора варьируемых параметров должен обеспечивать достижение поставленной цели оптимизации. То есть, в вектор варьируемых параметров необходимо включать минимально возможное число тех параметров, изменение которых обеспечивает такое влияние на значения выходных параметров, при котором обеспечивается цель оптимизации. Для грамотного выбора варьируемых параметров необходимы знания из области схемотехники. Прямые ограничения определяют линейные размеры области поиска по каждой координате. Грамотный выбор прямых ограничений должен обеспечивать сокращение размеров области поиска при условии, что оптимальное решение находится внутри нее.

Постановку задачи параметрической оптимизации рассмотрим на примере избирательного усилительного каскада (рисунок 6.1). Требуется оптимизировать частотную характеристику каскада так, чтобы центральная частота *f0*= 30 МГц, а ширина полосы пропускания по уровню минус 3 дБ должна составлять *Δf* = 3 МГц.

Тогда для целевой функции можно использовать взвешенный среднеквадратический критерий:

*F(Rk,Ck) = w1**(f0 – 30⋅106)2 + w2 (Δf -3⋅106 )2 .* (6.5)

В качестве варьируемых параметров целесообразно выбрать параметры колебательного контура каскада. При этом необходимо учитывать, что на значение *f0* – наибольшее влияние оказывают значения емкости *Сk* и индуктивности обмотки трансформатора *Lk.* Необходимо выбрать только один из этих параметров, иначе в рельефе целевой функции появится “овраг”. На величину *Δf* существенное влияние оказывает значение сопротивления *Rk* .

То есть, задача оптимизации АЧХ усилительного каскада может быть сведена к поиску минимума целевой функции (6.5) в двумерном пространстве параметров *Rk, Ck* . При определении границ области поиска необходимо принять во внимание отклонение исходных значений оптимизируемых параметров от желаемых значений.

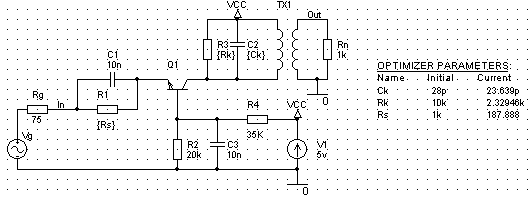
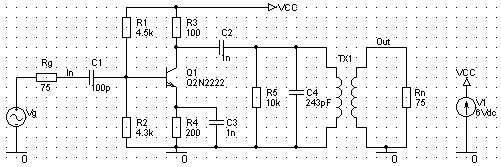


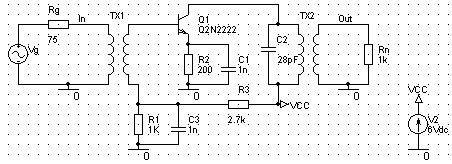
Рисунок 6.1

**6.2 Варианты заданий**

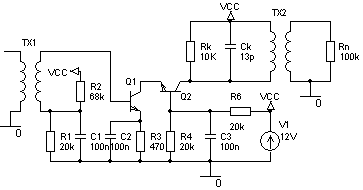
Вариант 1



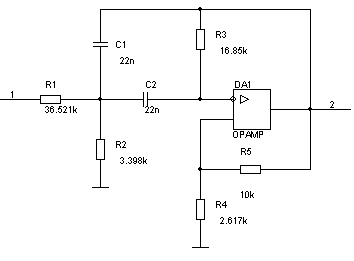
Вариант 2



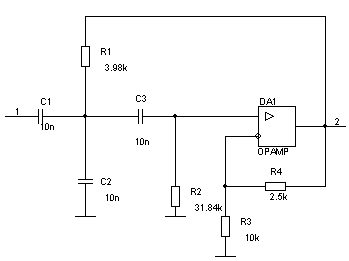
Вариант 3



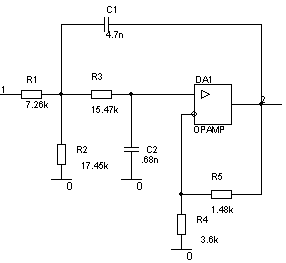
Вариант 4



Вариант 5



Вариант 6



**5.3 Оформление отчета**

Отчет должен содержать постановку задачи оптимизации, включая:

- критерий оптимальности;

- варьируемы параметры;

- ограничения.

**6.4 Контрольные вопросы**

Сформулируйте задачу параметрической оптимизации как задачу математического программирования.

Приведите примеры критериев оптимальности.

Как выбрать состав и диапазон значений варьируемых параметров?

Как зависит сложность задачи оптимизации от числа варьируемых параметров?

**7 Постановка задач оптимизации допусков**

**7.1 Краткие сведения из теории**

Цель занятия - закрепить теоретические знания в области теории чувствительности и оптимизации допусков, приобрести практические навыки постановки задачи оптимизации допусков на параметры ЭРЭ на этапе схемотехнического проектирования.

Методика решения задачи рассматривается на примере активных RC-фильтров, условия работоспособности которых заданы графиком попусков для АЧХ.

Среди задач схемотехнического проектирования РЭУ наиболее сложной и трудоемкой является задача выбора оптимальных допусков на параметры ЭРЭ. Она решается при выбранной структуре устройства и после расчета (оптимизации) значений параметров ЭРЭ. Реальные значения параметров ЭРЭ распределяются случайным образом около номинальных значений в пределах производственных допусков и приводят к производственному разбросу выходных параметров РЭУ.

Оценка правильности функционирования РЭУ производится по выполнению условий работоспособности, представляющих собой требуемые соотношения между значениями выходных параметров yi и граничными значениями Ti (техническими требованиями), указанными в ТЗ. Для рассматриваемой задачи условия работоспособности имеют вид

. (7.1)



где yj - значение АЧХ на частоте Fj.

Этим обеспечиваются запасы работоспособности

(7.2)



Область в пространстве параметров ЭРЭ, в которой все условия работоспособности выполняются, называется областью работоспособности. Задача оптимизации допусков может быть геометрически интерпретирована, как задача вписывания в область работоспособности допусковой области, задаваемой неравенствами

*xio - x imax < xi < x io+ximax ,*  (7.3)

где x io - номинальное значение параметра i-го ЭРЭ;

x imax - абсолютное значение его допуска.

Для снижения стоимости проектируемого РЭУ следует стремиться к решению задачи с максимально возможными значениями относительных допусков ti = x imax/xio.

Известны различные методы решения подобных задач, рассмотрим использование метода равных влияний.

Предположим, что в пределах области работоспособности значения функций чувствительности существенно не меняются. Тогда использование их значений в опорной точке **X**0, координаты которой задаются номинальными значениями параметров ЭРЭ, позволяет обеспечить допустимую погрешность метода. Будем полагать, что разброс параметров интегральных операционных усилителей (ОУ), охваченных глубокой отрицательной обратной связью, существенно не влияет на разброс выходных параметров и его можно не учитывать.

Тогда, полагая равный вклад отклонений параметров ЭРЭ в отклонение выходного параметра, получим

, (7.4)



где *m* - число параметров всех ЭРЭ, принимаемых во внимание;

*k* – коэффициент, зависящий от планируемого процента выхода годных изделий (для 68 % - k = 1, для 95 % - k = ½, для 99.8 % - k = 1/3);

*li* - коэффициент, зависящий от закона распределения параметров ЭРЭ (для нормального закона *li* = 1/3, для равномерного закона ).



- функция относительной чувствительности yj к вариации параметра xi .



С экономической и технологической точек зрения целесообразно ввести весовые коэффициенты, позволяющие определять вклад отклонений параметров ЭРЭ в соответствии с зависимостями допуск – стоимость. Для ЭРЭ, у которых рост стоимости при снижении значений допусков выше, следует установить более высокие значения весовых коэффициентов wi , тогда

. (5.5)



где wj - весовой коэффициент, задаваемый по критерию равноценности допусков различных ЭРЭ с технологической и экономической точек зрения.

**7.2 Варианты заданий**

Для заданной схемы (занятие 6) сформулировать условия работоспособности и определить запасы работоспособности.

Для выполнения задания использовать график АЧХ заданной схемы, полученный при выполнении лабораторной работы 4

Технические требования приведены в таблице 7.1

Таблица 7.1

|  |  |  |  |
| --- | --- | --- | --- |
| Вариант | F0, кГц | H(F0)max, дБ | H(F0)min, дБ |
| 1 | 28000 | 20 | 23 |
| 2 | 30000 | 30 | 33 |
| 3 | 32000 | 40 | 43 |
| 4 | 1 | 3 | 0 |
| 5 | 1 | 6 | 3 |
| 6 | 1 | 3 | 0 |

**7.3 Оформление отчета**

Отчет должен содержать:

- заданную функциональную схему;

- условия работоспособности в пространстве выходных параметров;

- запасы работоспособности.

**7.4 Контрольные вопросы**

Дайте геометрическую интерпретацию задачи оптимизации допусков.

Перечислите способы нормирования внутренних параметров и критерии оптимальности в задачах оптимизации допусков.

Перечислите методы решения задачи оптимизации допусков.

Как влияют значения допусков ЭРЭ на технико-экономические показатели электронных устройств?

**8 Задачи конструкторского проектирования (семинар)**

**8.1 План семинара**

8.1.1 Задачи и маршрут конструкторского проектирования РЭУ.

8.1.2 Математические модели для задач схемно-топологического проектирования печатных плат.

8.1.3 Методы и алгоритмы схемно-топологического проектирования (компоновки, размещения, трассировки).

8.1.4 Анализ свойств конструкций.

**8.2 Вопросы для подготовки к семинару**

Перечислите задачи синтеза конструкций. Поясните их содержание.

В чем состоит различие между задачами разрезания и покрытия?

Приведите примеры математических моделей электрических схем и монтажного пространства.

Почему при компоновке применяются модели схем, представленные в виде гиперграфа?

Почему для решения задач схемно-топологического конструирования получили распространение приближенные последовательные алгоритмы?

В чем сущность последовательного алгоритма покрытия?

В чем сущность последовательного алгоритма размещения?

Перечислите основные шаги алгоритма трассировки печатных плат.

Каким образом строится трасса печатного проводника для цепи волновым алгоритмом? Поясните на примере.

Каким образом определяют основные свойства конструкций? Приведите примеры.

**8.3 Материалы для подготовки к семинару**

Хлуденёв, А.В. САПР устройств промышленной электроники: учебное пособие / А.В. Хлуденев. - Оренбург: ОГУ, 2000. С. 87 – 108.

Норенков, И.П. Основы автоматизированного проектирования / И.П. Норенков. - М.: Изд-во МГТУ им. Н.Э. Баумана, 2002. - 336 с.

**9 Базы данных конструктивов**

**9.1 Краткие сведения**

Стандартный символ посадочного места в OrCAD PCB Editor формируется из трех файлов:

- файл с описанием набора контактных площадок и отверстий одного вывода компонента — PAD;

- файл с описанием чертежа символа со всеми настройками и командами разработчика — DRA;

- непосредственно символ посадочного места, который участвует в создании проекта топологии — PSM.

При установке программы на жесткий диск компьютера все стандартные библиотеки программы устанавливаются в директорию по умолчанию <директория\_установки>/share/pcb/pcb\_lib/symbols. В этой директории хранятся все стандартные типы символов, которые имеются в программе в качестве начальной библиотеки. На этапе размещения компонентов на плате OrCAD PCB Editor ищет необходимые библиотеки именно в этой директории. Для указания других директорий пользователю необходимо зайти в настройки программы через меню *Setup*->*User* *Preferences*, категория *Library*->*Path*. Путь к библиотекам отдельных выводов задается через переменную ***padpath*** и к библиотекам посадочных мест через переменную ***psmpath***.

Первым шагом в создании посадочного места является создание файла с описанием выводов компонента PAD. Для этого используется приложение *PadDesigner* в меню *Пуск*>*Все программы*>*Cadence*>*Release 16.6*>*PCB Editor Utilities*.

На вкладке *Parameters* редактируются параметры отверстия и его графического представления, единицы измерения и некоторые другие настройки:

- Units — единицы измерения;

- Decimal places — количество знаков после запятой. То есть значение 3, например, дает возможность задать размеры контактной площадки с точностью до тысячных долей миллиметра;

- Allow suppression of unconnected internal pads — данная опция позволяет удалять неподключенные контактные площадки на внутренних слоях;

- Allow Antipads as Route Keepouts (ARK) — данная опция позволяет использовать антипад как зону запрета для трассировки. Наиболее подходящее применение данной опции — это монтажные механические отверстия и реперные знаки;

- Hole type — тип отверстия;

- Plating — установка или отключение металлизации для сквозных отверстий;

- Drill diameter — диаметр отверстия с учетом металлизации;

- Tolerance — допуск на диаметр;

- Offset X, Offset Y — смещение центра отверстия относительно центра контактной площадки;

- Figure — геометрическая фигура отверстия для представления его в таблице сверления на чертеже печатной платы. Необходима для визуального контроля отверстий различного типа;

- Multiple drill — опция для создания контактной площадки с множеством отверстий внутри нее.

На вкладке *Layers* редактируются параметры контактных площадок, такие как форма, размеры, расположение на слоях, количество слоев, начальные и конечные слои и т.д.:

- Single layer mode — переход в режим планарного вывода;

- Views — схематичное отображение пада;

- XSection — схема со всеми слоями;

- Top — схема только с верхним слоем.

Таблица с параметрами контактных площадок на разных слоях первоначально содержит только три сигнальных слоя:

- Begin Layer — начальный слой. Top;

- End Layer — конечный слой;

- Default Internal — параметры КП на внутренних слоях по умолчанию; они активны, если не заданы индивидуальные параметры для конкретного внутреннего слоя;

- Soldermask\_Top, Bottom — верхний и нижний слои для указания параметров формы и размеров паяльной маски;

- Pastemask\_Top, Bottom — верхний и нижний слои для указания параметров формы и размеров паяльной пасты;

- Filmmask\_Top, Bottom — верхний и нижний слои, которые можно использовать в любых целях на усмотрение пользователя.

Эти слои являются справочными. Удалить слои по умолчанию нельзя. Можно менять их название, кроме Default Internal. Названия слоев в стеке сквозного вывода или переходного отверстия в Pad Designer необязательно должно соответствовать названию слоев в стеке печатной платы в PCB Editor. Однако для сложных плат, где форма и размеры контактных площадок для переходных отверстий и сквозных выводов компонентов должна быть различной для разных слоев, необходимо соответствие наименования в стеке контактных площадок и печатной платы.

В нижней части вкладки Layers располагаются секции для непосредственного ввода геометрической информации о контактных площадках.

Для перехода к следующему шагу в создании посадочного места необходимо открыть OrCAD PCB Editor. Самый быстрый способ в создании посадочных мест для многовыводных компонентов — это использование мастера по команде *File*>*New*>*Package Symbols (Wizard)*. При этом вам необходимо задать имя и директорию, куда будет помещен новый символ. Директория должна совпадать c переменной ***psmpath***, чтобы в будущем символ был размещен на печатной плате.

Мастер создания символов посадочных мест интуитивно понятен:

Выбирается тип корпуса.

Подключается шаблон в виде файла DRA. По умолчанию данный шаблон располагается в директории <директория\_установки>/share/pcb/pcb\_lib/symbols/ template. Его можно отредактировать и использовать при создании новых компонентов. Директории с шаблонами символов и плат можно задать с помощью переменной ***wizard\_template\_path*** через меню *Setup*>*User Preferences*, категория *Path* — *Config*.

На этом этапе выбираются единицы измерения для мастера, проекта и префикс позиционного обозначения.

Заносится необходимая геометрическая информация.

Указывается файл PAD, созданный в Pad Designer. Здесь можно отдельно указать первый вывод посадочного места.

Указываются местоположение точки начала координат и возможность создания файла PSM.

После того как все этапы пройдены, в окне PCB Editor появляется готовый символ со всеми необходимыми атрибутами. Его можно вручную скорректировать согласно дополнительным требованиям. Как было сказано выше, такой способ очень удобен при создании многовыводных компонентов. Следующий способ сочетает ручные и автоматические операции. Для начала необходимо выбрать меню *File*>*New*>*Package Symbols*. Рассмотрим его более подробно.

1. Для начала размещения выводов и другой информации необходимо настроить проект. Единицы измерения можно настроить в меню *Setup*>*Design Parameters*, вкладка *Design*. Здесь указываются также размеры рабочего поля. Сделайте их максимально комфортными для себя. Не забудьте после настройки единиц нажать кнопку Apply в нижней части окна настроек. На вкладке *Display* через кнопку Grids можно настроить сетки. Здесь рекомендуется указать одну сетку, All Etch, для размещения выводов и вторую сетку, Non­Etch, для рисования слоев сборки и шелкографии. В последующем вы всегда сможете поменять шаг сетки так, как вам это необходимо. Далее настраиваются параметры отображения объектов в проекте. Для большей детализации изображения установите на вкладке Display в секции Enhanced Display Modes опции для отображения всех типов отверстий и заливку для контактных площадок.

настройки проекта на данном этапе можно записать в файл параметров проекта по команде *File*>*Export*>*Parameters*. Такие файлы имеют расширение .prm и загружаются в проект по команде *File*>*Import*>*Parameters*. Их также можно хранить в виде библиотечного набора, путь к которому задается через переменную ***parampath*** в категории *Path* — *Library*.

2. Положение начала координат задается по команде меню *Setup*>*Change Drawing Origin*. Возможны различные варианты его привязки с помощью команды правой кнопки мыши — *Snap Pick to*.

3. Следующий шаг — установка выводов компонента.

Установка выводов происходит по команде *Layout*>*Pins* либо через кнопку  на панели инструментов. После этого панель Options примет следующий вид.

Connect, Mechanical — здесь необходимо выбрать тип устанавливаемого вывода или группы выводов — сигнальный или механический. Только к сигнальным выводам будут впоследствии подведены цепи (соединения) и только у сигнальных выводов есть номер. Механический вывод не имеет номера и не участвует в образовании электрических соединений на плате;

Padstack — здесь выбирается непосредственно вывод компонента, созданный ранее с помощью программы Pad Designer, которая была описана выше;

Copy mode — тип матрицы выводов (Rectangular — ортогональная, Polar — круговая);

X,Y — направление создания копий по горизонтали и по вертикали соответственно. (Qty — количество, Spacing — расстояние между геометрическими центрами двух соседних копий, Order — направление копирования);

Rotation — угол поворота каждого вывода;

Pin # — номер вывода;

Inc — шаг следования номеров;

Text block — выбор текстового блока: высота, ширина и т.д. (описано выше);

Offset X,Y — смещение текста относительно контактных площадок. В случае если стоит 0,  номера выводов будут накладываться на контактные выводы, что неудобно для чтения.

После указания всех вышеперечисленных опций необходимо установить выводы в соответствии с техническим описанием (datasheet) компонента.

4. Следующий шаг — нумерация выводов в соответствии с техническим описанием компонента. Это происходит по команде *Layout*->*Renumber Pins*. Программа для простых корпусов, например DIP и SOIC, автоматически определяет требуемый стиль нумерации, поэтому достаточно нажать кнопки Apply и OK.

5. На этом этапе необходимо нарисовать слои сборки и шелкографии в Package\_Geometry/Assemly\_Top (Bottom) и Silkscreen\_Top (Bottom) соответственно. Данные элементы лучше всего рисовать с помощью инструментов меню Add (инструмент Line наилучшим образом подходит для данной операции).

помощью команды меню *Layout*->*Labels*->*RefDes*. Следует помнить, что для позиционных обозначений выделен отдельный класс RefDes и соответствующих подклассов для сборки и шелкографии.

7. Следующий шаг — создание физических и технологических границ компонента на классе Package\_Geometry/Place\_Bound\_Top и Dfa\_Bound\_Top соответственно. Обе эти границы рисуются в виде статических полигонов. Place\_Bound\_Top — это полигон, который включает весь компонент со всеми выводами, кроме позиционных обозначений. Он отвечает также за высоту компонента. Dfa\_Bound\_Top — это специальный полигон, позволяющий задействовать систему проверки технологических зазоров между компонентами для обеспечения технологичности процесса сборки платы Design For Assembly в режиме реального времени. Такая функция доступна только пользователям Allegro PCB Designer.

8. На заключительном этапе указывается высота компонента. Это можно сделать с помощью меню *Setup*->*Areas*->*Package Height*. При активации данной команды необходимо выбрать область Place\_Bound\_Top и на панели Options указать максимальную и минимальную высоту компонента. Также отметим, что областей Place\_Bound\_Top может быть несколько с различной высотой, что дает возможность построить сложный контур для корпуса компонента. В ближайшем обновлении OrCAD и Allegro добавится возможность задавать полную 3D Step­ модель для библиотек посадочных мест.

**9.2 Варианты заданий**

Для заданной схемы сформировать футпринты одной интегральной схемы и одного ЭРЭ.

**9.3 Оформление отчета**

Отчет должен содержать:

- эскизный чертеж проекции компонента.

**9.4 Контрольные вопросы**

Каким образом организовано хранение информации о футпринтах в OrCAD PCB?

Каким образом формируется стек контактной площадки?

Каким образом можно изменить тип контактной площадки?

**Приложение В**

**Методические рекомендации к выполнению курсового проекта**

**1Анализ технического задания**

При проектировании сложных устройств используется блочно-иерархический подход, в соответствии с которым представления об объекте проектирования разделяются на аспекты и иерархические уровни. В курсовом проекте подлежат проработке:

- функциональный аспект, отражающий физические или информа-ционные процессы, протекающие в объекте при его функционировании;

- конструкторский, характеризующий структуру, расположение в пространстве и форму составных частей объекта.

Представления об объекте проектирования внутри функционального аспекта необходимо разделить на иерархические уровни: функциональный и схемотехнический. При этом проектируемое устройство рассматривается как сис­тема, которую можно разделить на подсистемы более низкого порядка: проектируемое устройство функциональные подсхемы (звенья, узлы)  электрорадиоэлементы (транзисторы, резисторы и т.д.).

При проектировании аналоговых устройств на функциональном иерархиче­ском уровне разрабатываются структурные или функциональные схемы, эле­ментами которых являются типовые аналоговые звенья и узлы. В процессе схе­мотехнического проектирования аналоговых устройств выполняют разработку функциональных подсхем звеньев и узлов, а также функциональные и принципи­альные электрические схемы для аналогового устройства в целом, элементами которых являются серийные интегральные схемы и электрорадиоэлементы. Таким образом, курсовой проект предусматривает выполнение этапов функционального, схемотехнического, конструкторского проектирования и оформления проектно-конструкторской документации.

Оценка правильности функционирования электронного устройства произ­водится по выполнению условий работоспособности, которые должны быть представлены в виде требуемых соотношений между значениями выходных па­раметров Yi и граничными значениями TTi (техническими требованиями)

Yi <= TTi ,

Yi >= TTi (1)

или

TTi min <= Yi <= TTi max.

Например, для проектирования фильтров необходимо знать технические требования к амплитудно-частотной характеристике (АЧХ), которые задаются графиком допусков. Такие графики приведены на рисунке1 для фильтра нижних частот (ФНЧ), для фильтра верхних частот (ФВЧ) и для полосового фильтра (ПФ). Частоты, отделяющие полосу пропускания от переходной области:

- fп - граничная частота полосы пропускания (для ФНЧ и ФВЧ),

- fпн, fпв - граничные частоты полосы пропускания (для ПФ).

Частоты, отделяющие переходную область от полосы задерживания:

- fз - граничная частота полосы задерживания (для ФНЧ и ФВЧ),

- fзн, fзв - граничные частоты полосы задерживания (для ПФ).

В пределах полосы пропускания модуль коэффициента передачи H(f) должен быть равен заданному значению Hо с требуемой точностью. При этом, как пра­вило, регламентируется не абсолютное отклонение H(f) - Hо, а H - неравномер­ность АЧХ в полосе пропускания, и требуется выполнение условий

Hmax - H <= Hо <= Hmax,

(2)

Hmax -  <= H(f) <= Hmax.

В полосе задерживания модуль коэффициента передачи H(f) не должен превы­шать некоторого допустимого значения Hз

H(f) <= Hз. (3)

H H H H H H

Hо НоНо

ФНЧ ФВЧ ПФ

Hз Hз Hз

0 fп fз f 0 fз fп f 0 fзн fпн fпв fзв f

Рисунок 1

**2 Функциональное проектирование**

Методика функционального проектирования аналоговых устройств во мно­гом определяется их принадлежностью к определенному классу устройств. Одним из распространенных методов синтеза активных RC-фильтров явля­ется каскадная реализация, которая предусматривает: разложение передаточной функции фильтра на сомножители второго и первого порядка и реализацию полученного разложения каскадным соединением звеньев вто­рого и первого порядка, взаимодействие между которыми пренебрежимо мало.

Сначала необходимо решить задачу аппроксимации заданной АЧХ фильтра. В ходе решения этой задачи определяют передаточную функцию фильтра в области комплексной частоты s в виде произведения сомножителей

n/2 wi2

H(s) = П Hoi ——————— , (5)

i=1 s2 + (wi/Qi)s + wi2

w1 (n+1)/2 wi2

H(s) = Ho1 ——— П Hoi ——————— (6)

s + w1 i=2 s2 + (wi/Qi)s + wi2

для фильтра нижних частот четного и нечетного порядка;

n/2 s2

H(s) = П Hoi ——————— , (7)

i=1 s2 + (wi/Qi)s + wi2

s (n+1)/2 s2

H(s) = Ho1 ——— П Hoi ———————— (8)

s + w1 i=2 s2 + (wi/Qi)s + wi2

для фильтра верхних частот четного и нечетного порядка;

n/2 (wi /Qi)s

H(s) = П Hoi ———————— (9)

i=1 s2 + (wi/Qi)s + wi2

для симметричного полосового фильтра четного порядка,

где n - порядок фильтра;

wi - частота пары комплексно-сопряженных полюсов;

w1 - частота вещественного полюса;

Qi - добротность пары комплексно-сопряженных полюсов.

Исходные данные для решения задачи аппроксимации представляются в виде графика допусков (рисунок 1), но поля допусков неравномерности АЧХ в по­лосе пропускания и задерживания следует задавать меньше чем в ТЗ для обес­печения запасов работоспособности. Запасы работоспособности необходимы для обеспечения работоспособности фильтра при отклонениях параметров эле­ментов от их номинальных значений из-за технологического разброса, изменения условий эксплуатации и старения.

Следующими проектными процедурами являются процедуры структурного и параметрического синтеза, в ходе выполнения которых формируют структур­ную схему фильтра и определяют численные значения параметров ее элементов. В каче­стве элементов структурной схемы целесообразно использовать звенья с пере­даточными функциями сомножителей Нi(s), входящих в состав функций (5) – (9). В результате передаточная функция n-го порядка представляется в виде

k

H(s) = П Нi(s), (10)

i=1

где k = n/2 для четных значений n, k = (n-1)/2 +1 для нечетных n.

При выполнении этих проектных процедур имеется две степени свободы:

- порядок следования звеньев (m звеньев можно каскадно соединить m! различными способами);

- распределение усиления между звеньями при выполнении условия

n/2

П H0i = H' = const, (11)

i=1

причем для ФНЧ и ФВЧ H' = Ho, для ПФ - H' > Ho. Этими степенями свободы можно воспользоваться для оптимизации харак­теристик фильтра по такому критерию, как максимум динамического диапазона для исключения перегрузки звеньев фильтра при линейном режиме работы по­следнего звена. При этом максимумы каждой k-й промежуточной АЧХ (т.е. мо­дуля передаточной функции первых k звеньев) должны быть как можно ближе равны максимуму АЧХ всего фильтра. Как возможный вариант получения оптимального по данному критерию решения можно использовать порядок следования звеньев с нарастающей добротностью. То есть, на входе схемы следует включать (если требуется) звено первого порядка, а затем звенья второго порядка в порядке увеличения добротности полюсов передаточной функции.

Для установления соответствия характеристик проектируемого устройства требованиям технического задания необходимо выполнить анализ АЧХ всего фильтра в соответствующих диапазонах частот. Для оценки оптимальности сформированной схемы по критерию максимума динамического диапазона не­обходимо выполнить анализ промежуточных АЧХ в полосе пропускания. Опти­мальное решение можно найти путем частичного или полного перебора различ­ных вариантов. В случае, если требования задания не выполняются, необходимо принять решение относительно дальнейшего хода проектирования:

- проверить расчет параметров звеньев схемы;

- проверить правильность формирования структурной схемы;

- заново решить задачу аппроксимации.

Для решения задачи аппроксимации АЧХ фильтров можно использовать программу APPR1. Программа запрашивает у пользователя исходные данные (требования к АЧХ, вид аппроксимации), определяет порядок фильтра и рассчи­тывает параметры передаточной функции (5) - (9) с точностью до постоянного множителя. Т.е., коэффициенты H0i программа не рассчитывает, их необходимо определить самостоятельно из условия (11).

Формирование структурной схемы необходимо выполнить в среде схем­ного графического редактора Capture. Звено с передаточной функцией, представленной в операторной форме, входит в библиотеку Abm.lib под именем Laplace. Аналитические представления полиномов передаточной функции каждого звена должны быть заданы в полях NUM для числителя и DENOM для знаменателя.

Пример - При решении задачи аппроксимации были выбраны значения неравномерности АЧХ в полосе пропускания  = 0.5 дБ и подавления в полосе задерживания 42 дБ. Этим обеспечиваются запасы рабо­тоспособности:

- в полосе пропускания (1 - 0.5)/2 = + - 0.25 (дБ);

- в полосе задерживания минус (40 - 42) = 2 (дБ). Программа APPR1 при использовании чебышевской аппроксимации рассчитала следующие пара­метры передаточной функции (5):

n = 6;

w1 = 7.469E3 , Q1 = 6.836E-1, w1 / Q1 = 1.093E4, w1 2 = 5.578E7;

w2 = 1.448E4 , Q2 = 1.810, w2 / Q2 = 7.998E3, w2 2 = 2.096E8;

w3 = 1.906E4 , Q3 = 6.513, w3 / Q3 = 2.927E3, w3 2 = 3.635E8.

Структурная схема фильтра шестого порядка представлена на рисунке 2. Она содержит три звена второго порядка.

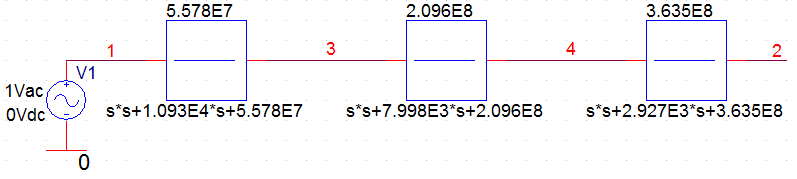


Рисунок 2

Корректность результатов синтеза следует проверить выполнением анализа – параметрической верификации. Для этого необходимо рассчитать АЧХ схемы, по результатам расчета определить основные выходные параметры и определить выполняются ли условия работоспособности (4). Для расчета АЧХ с помощью программы PSPICE к входу схемы следует подключить источник напряжения V1 типа VAC из библиотеки Source. Результаты расчета АЧХ фильтра шес­того порядка, выполненные с помощью программы PSPICE, приведены на ри­сунках 3 и 4.

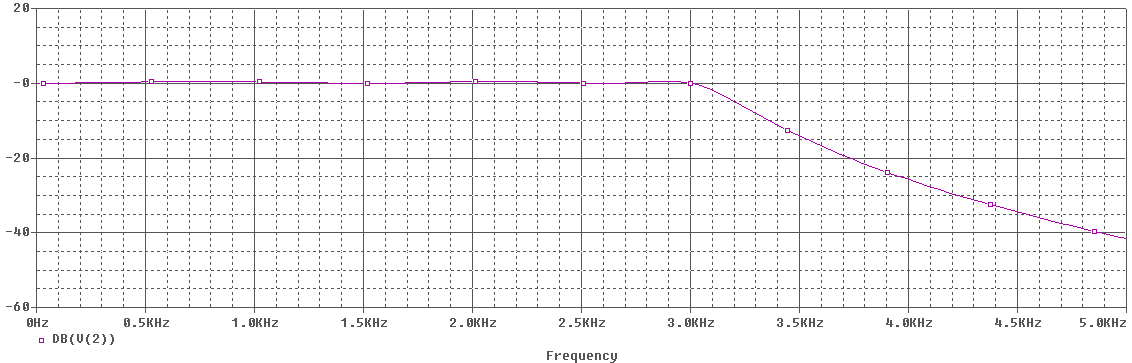


Рисунок 3

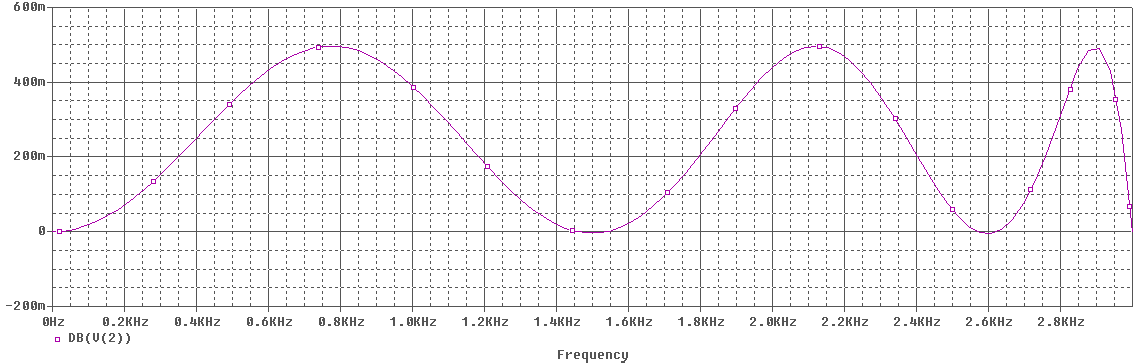


Рисунок 4

Из полученных характеристик следует, что АЧХ имеет неравномерность в полосе пропускания (0 - 3000 Гц) 0.5 дБ, в полосе задерживания (свыше 5000 Гц) коэффициент пере­дачи не превышает минус 41.6 дБ. Т.к. требования задания выполняются, данный ва­риант структурной схемы можно рассматривать как результат этапа функционального проектирования и использовать его как часть исходных данных при схемотехническом проектировании.

1. **Схемотехническое проектирование**

Исходными данными для этапа схемотехнического проектирования являются требования к основным параметрам проектируемого устройства, а также результаты функционального проектирования, представленные в виде структурной схемы и требований к функциям и параметрам ее звеньев. Схемо­техническое проектирование аналоговых устройств начинают с уточнения исходных данных, а затем выполняют проектную процедуру синтеза варианта структуры (схемного решения).

Типовые схемы звеньев первого и второго порядка для ФНЧ, ФВЧ и ПФ хранятся в банке схемных решений (БСР). Функциональную электрическую схему фильтра можно построить из найденных в БСР подсхем, соединяя их входы и вы­ходы в соответствии со структурной схемой.

Как правило, численные значения параметров элементов схем, найденных в БСР, не обеспечивают необходимые характеристики проектируемого устройства. Поэтому требуется решать задачи параметрического синтеза. Проектная проце­дура параметрического синтеза в общем случае предусматривает решение задач определения значений параметров, их допусков и типов элементов схем. Первая из этих задач может быть решена, используя инженерные методики, основанные на про­стых аналитических моделях.

При промышленном проектировании расчетные значения параметров эле­ментов необходимо заменить ближайшими номинальными значениями, соответствующими стандартным рядам (для постоянных резисторов и для постоянных конденсаторов ГОСТ 28884-90). Реальные значения параметров элементов рас­пределяются случайным образом около номинальных значений в пределах тех­нологических допусков и приводят к производственному разбросу выходных параметров электронных устройств. Поэтому требуется решать задачу расчета оптимальных допусков на параметры элементов.

Оценку основных свойств полученных решений и проверку их работоспособности выполняют в ходе проектной процедуры анализа. На этапе схемотехнического проектирования обычно выполняют анализ статического режима, переходных процессов и частотных характеристик. В случаях, когда результаты анализа не соответствуют требованиям ТЗ, необходимо установить причины и устранить их путем корректировки результатов параметрического синтеза или модификации структуры схемы. Для анализа определяющих характеристик аналоговых устройств используются методы схемотехнического моделирования.

Пример - Для рассматриваемого примера в БСР были найдены схемы звеньев ФНЧ второго порядка низкой (Q<2) добротности lp2lq1 (рисунок 4), средней (2<Q<20) добротности lp2mq1 (рисунок 5).

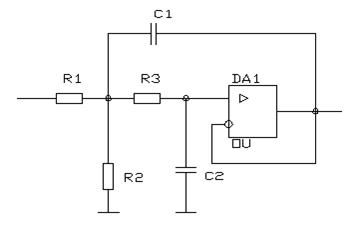


Рисунок 4

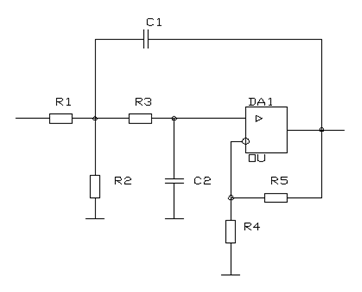


Рисунок 5

Параметры элементов звеньев были рассчитаны по инженерным методикам с использованием шаблонов расчета из файлов lp2lq1.txt и lp2mq1.txt соответственно.

Методика расчета схемы LP2LQ1:

//Исходные данные

K=1

W=7469

Q=0.6836

//Задаться значениями C1 и C2 < C1/(4\*Q^2)

C1=0.00000001

C2=0.0000000047

//Вычислить значения

A=C1/(2\*Q^2\*C2)-1

P=A+sqrt(A^2-1)

R=1/(W\*sqrt(P\*C1\*C2))

R3=P\*R;

if (K.eq.1) then

R1=R

// - а R2 - исключается из схемы;

endif

if (K.lt.1) then

R1=R/K;

R2=R/(1-K)

endif

end.

Методика расчета схемы LP2MQ1:

//Исходные данные

K=1

Q=6.513

W=19065

//Задаться значениями C и R;

C1=0.00000001

С2=0.00000001

R=2200

//Вычислить значения

P=C1/C2/(36\*Q^2)\*(sqrt(1+12\*Q^2\*(1+C2/C1))+1)^2;

R=1/(W\*sqrt(P\*C1\*C2));

R3=P\*R;

R5=R4\*(C2/C1\*(1+P)-sqrt(P\*C2/C1)/Q);

K0=1+R5/R4;

X=Q\*K0^2\*sqrt(C1/P/C2)

Если K>K0, то R1=K0/K\*R; R2=K0/(K0-K)\*R

иначе K=K0; R1=R, а R2 - исключается из схемы

end.

Результаты расчета звеньев по данным методикам приведены в таблице 1. Для звеньев 1 и 2 из схемы lp2lq1.sch исключается резистор R2.

Таблица 1

Звено 1 2 3

Подсхема lp2lq1 lp2lq1 lp2mq1

Элементы Значения параметров

C1, Ф 1.0E-8 1.0E-8 1.0E-8

C2, Ф 4.7E-9 7.5E-10 1.0E-8

R1, Ом 1.357E4 2.210E4 1.607E4

R2, Ом - - 1.017E3

R3, Ом 2.810E4 2.877E4 4.420E3

R4, Ом - - 2.2E3

R5, Ом - - 3.477Е3

Сформированная функциональная схема фильтра приведена на рисунке 6, элементы схемы имеют сквозную нумерацию позиционных обозначений.

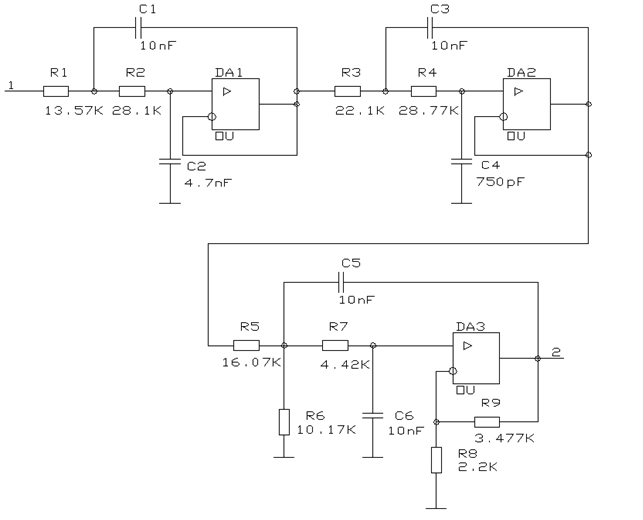


Рисунок 6

Корректность результатов синтеза функциональной схемы следует проверить выполнением анализа – рассчитать АЧХ. Если при построении схемы и расчете параметров элементов не были допущены ошибки, то форма и параметры АЧХ должны быть, как у структурной схемы. В противном случае следует найти и исправить ошибки.

При промышленном проектировании расчетные значения параметров эле­ментов необходимо заменить ближайшими номинальными значениями, соответствующими стандартным рядам (для постоянных резисторов и для постоянных конденсаторов ГОСТ 28884-90). Реальные значения параметров элементов рас­пределяются случайным образом около номинальных значений в пределах тех­нологических допусков и приводят к производственному разбросу выходных параметров электронных устройств. Поэтому требуется решать задачу расчета оптимальных допусков на параметры элементов.

Область в пространстве параметров элементов, в которой все условия работоспособности выполняются, называется областью работоспособ­ности. Задача оптимизации допусков может быть геометрически интерпретиро­вана, как задача вписывания в область работоспособности допусковой области, задаваемой неравенствами

Xjo - Xj < Xj < Xjo+Xj , (12)

где Xjo - номинальное значение параметра элемента,

Xj - абсолютное значение его допуска. Для снижения стоимости проектируемого устройства следует стремиться к решению задачи с максимально возможными значениями относительных допусков Xj = Xj /Xjo .

Оценку основных свойств полученных решений и проверку их работоспособности выполняют в ходе проектной процедуры анализа. На этапе схемотехнического проектирования обычно выполняют анализ статического режима, переходных процессов и частотных характеристик. В случаях, когда результаты анализа не соответствуют требованиям ТЗ, необходимо установить причины и устранить их путем корректировки результатов параметрического синтеза или модификации структуры схемы. Для анализа определяющих характеристик аналоговых устройств используются методы схемотехнического моделирования.

По этим результатам были определены номинальные значения параметров элементов из ряда Е192, обеспечивающие выполнение условий работоспособности для АЧХ фильтра. Оценка их выполнения производилась путем анализа разброса АЧХ для найденных допусков. Для контроля корректности принятых решений необходимо выполнить статистический анализ методом Монте-Карло. Результаты расчета для 50 испытаний приведены на рисунке 8. Предельное значение неравномерности АЧХ в полосе пропускания не превышает 1 дБ, что соответствует требованиям задания (рисунок 7).

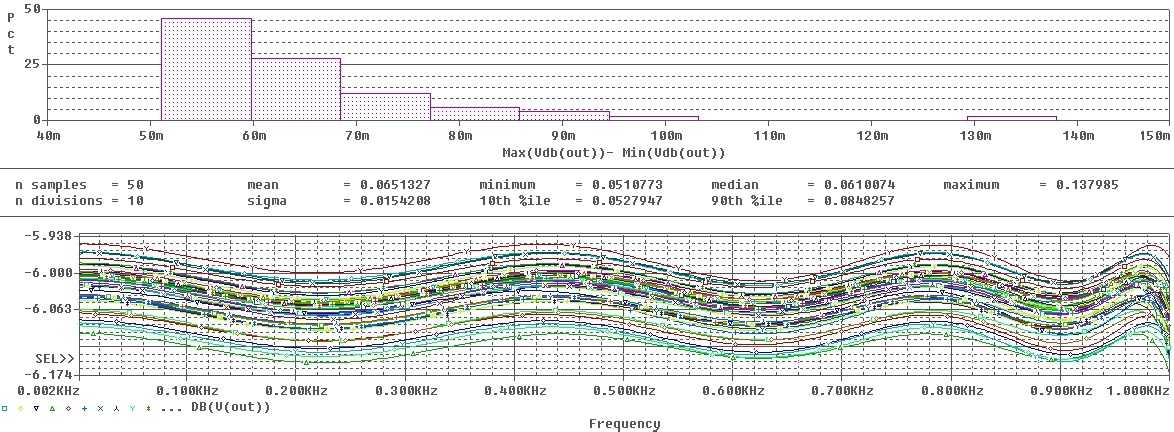


Рисунок 7

1. **Конструкторское проектирование**

По заданию проектируемое устройство должно быть конструктивно реализовано в виде узла с печатным монтажом. Исходной информацией для конструкторского проектирования является функциональная электрическая схема. В ходе решения задачи компоновки выполняется распределение элементов схемы по типовым конструктивам. В курсовом проекте таковыми являются печатный узел и компоненты (элементы-конструктивы): электрорадиоэлементы и корпуса ИС. Поэтому компоновка сводится к распределению функциональных элементов схемы по корпусам ИС и сборок элементов, если их решено использовать.

Результат компоновки должен быть отражен на электрической схеме с помощью соответствующих позиционных обозначений элементов и нумерации их выводов. Кроме этого, в схему включаются вспомогательные элементы и цепи (частотной коррекции, питания, соединители). Таким образом, схема дорабатывается до уровня принципиальной.

Для дальнейшего выполнения конструкторского проектирования необходимо получить новое описание объекта, в котором должна отражаться следующая информация:

- электрическая связность компонентов (результат компоновки);

- геометрические размеры и форма компонентов и монтажного пространства (библиотеки и базы данных конструктивов).

Далее проектировщик последовательно решает задачи размещения компонентов в монтажном пространстве печатной платы и трассировки печатного монтажа. Для каждой из этих задач проектировщик определяет режим проектирования (интерактивный или автоматический), задает параметры для настройки автоматических алгоритмов, оценивает полученные решения по основным критериям качества и принимает решение относительно дальнейшего хода проектирования: перейти к решению следующей задачи или заново решить задачу (модифицировать решение) размещения (трассировки).

После решения задач синтеза конструкции необходимо выполнить верификацию полученного проектного решения на соответствие принципиальной электрической схеме и соблюдение заданных конструкторско-технологических норм. В ходе решения задач верификации выявляют и устраняют несоответствия между схемой и печатной платой и нарушения технологических требований.

Пример - Конструктивы выбранных для полученной схемы типов элементов содержат по одному функциональному элементу. Поэтому задача компоновки в данном случае фактически решена. Необходимо было лишь внести необходимую информацию в схему. Сделать это можно в интерактивном режиме в среде схемного редактора.

В ходе доработки схемы до уровня принципиальной в нее были включены потенциометр R10 типа С5-16 для регулировки смещения нуля выходного напряжения, конденсаторы C7, С8 типа К50-16 и С9, C10 типа КМ6 для фильтрации помех по цепям питания, разъемный соединитель X1 типа МРН-12, а также электрические цепи, связывающие их с остальными элементами схемы.

Для формирования описания конструктива, необходимого для решения последующих задач с помощью утилиты NETLIST было получено описание топологии схемы на входном языке системы проектирования печатных плат (ПП) PCB Editor и формирование базы данных ПП в виде файла proj.brd.

При решении задачи размещения в среде программы PCB Editor первоначально были размещены соединитель X1, в непосредственной близости от него конденсаторы C7, C8 и в местах, где предполагалось провести цепи питания и "земли", конденсаторы C9, C10. Т.к. конструктив содержит в основном дискретные разногабаритные компоненты и только три корпуса ИС, то было решено выполнить размещение в интерактивном режиме. Качество размещения оценивалось по критерию достаточности каналов для трассировки с помощью гистограммы плотности связей.

Трассировку печатного монтажа было решено выполнять в двух слоях с шагом 1.25 мм по результатам оценки плотности связей. Т.к. конструктив содержит в основном дискретные компоненты, был выбран третий класс точности и заданы соответствующие допустимые значения для ширины трасс печатных проводников и зазоров. Трассировка сигнальных цепей, цепей питания и "земли" была выполнена в интерактивном режиме.

В ходе контроля конструкторско-технологических норм DRC обнаруживаются и исправляются ошибки.

**6 Оформление проектно-конструкторской до­кументации**

Завершает курсовое проектирование выпуск проектно-конструкторской документации на бумажных носителях. В соответствии с заданием подлежат разработке:

- пояснительная записка к проекту;

- комплект электрических схем (структурная, функциональная, принципиальная);

- перечень элементов;

- комплект конструкторских чертежей (сборочный, печатной платы).

Пояснительная записка должна включать техническое задание; краткое описание выполнения основных этапов проектирования, включая обоснования принятых решений по постановке и порядку выполнения проектных задач, оценке результатов и реализации маршрута проектирования; список использованных источников. Сформированные при выполнении проекта промежуточные описания объекта проектирования, представленные в виде текстов, и результаты выполненных расчетов параметров и характеристик приводятся в приложении. Пояснительная записка к курсовому проекту должна быть оформлена в соответствии с требованиями ГОСТ 2.105-95 “Общие требования к текстовым документам".

Сформированные графические описания объекта проектирования должны

быть доработаны для выполнения всех требований ЕСКД, после этого изготавливаются графические документы средствами вывода графической информации (принтер или графопостроитель). ГОСТ 2.702-2011 определяет правила выполнения электрических схем изделий всех отраслей промышленности и энергетических сооружений. ГОСТ 2.759-82 определяет условные графические обозначения элементов аналоговой техники.

Доработка схем сводится к нанесению необходимых надписей, например, для указания подключения выводов питания ИС, или таблиц с данными режимов в контрольных точках. На всех схемах и чертежах должны быть нанесены рамки и основные надписи по ГОСТ 2.104-2006.

**7 Контрольные вопросы для защиты**

1. Перечислите основные принципы проектирования сложных технических объектов, использованные в курсовом проекте.

2. Перечислите выполненные этапы проектирования.

3. Перечислите выполненные на каждом этапе проектные процедуры. Поясните их содержание.

4. Перечислите использованные подходы к решению основных проектных задач на каждом этапе проектирования.

5. Перечислите использованные средства автоматизации проектирования.

6. Приведите примеры использованных при выполнении проекта математических моделей и численных методов.